

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Shigeo FUJISHIRO, et al.

GAU:

SERIAL NO: NEW APPLICATION

EXAMINER:

FILED: HEREWITH

FOR: IMAGE CODING APPARATUS AND METHOD, AND PROGRAM AND RECORDING MEDIUM

REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS
ALEXANDRIA, VIRGINIA 22313

SIR:

Full benefit of the filing date of U.S. Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §120.

Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of 35 U.S.C. §119(e): Application No. Date Filed

Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	2002-236620	August 14, 2002

Certified copies of the corresponding Convention Application(s)

are submitted herewith

will be submitted prior to payment of the Final Fee

were filed in prior application Serial No. filed

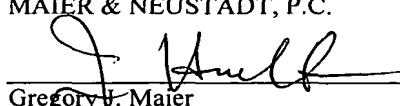
were submitted to the International Bureau in PCT Application Number
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.

(A) Application Serial No.(s) were filed in prior application Serial No. filed ; and

(B) Application Serial No.(s)
 are submitted herewith
 will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.



Gregory V. Maier
Registration No. 25,599



James D. Hamilton
Registration No. 28,421



22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 05/03)

503P0971US00

日本特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application: 2002年 8月14日

出願番号

Application Number: 特願2002-236620

[ST.10/C]:

[JP2002-236620]

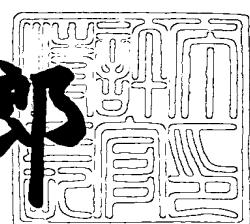
出願人

Applicant(s): ソニー株式会社

2003年 6月 2日

特許庁長官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3041889

【書類名】 特許願
【整理番号】 0290293508
【提出日】 平成14年 8月14日
【あて先】 特許庁長官 太田 信一郎 殿
【国際特許分類】 H03M 7/30
【発明者】
【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内
【氏名】 藤代 茂夫
【発明者】
【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内
【氏名】 北村 順也
【特許出願人】
【識別番号】 000002185
【氏名又は名称】 ソニー株式会社
【代理人】
【識別番号】 100067736
【弁理士】
【氏名又は名称】 小池 晃
【選任した代理人】
【識別番号】 100086335
【弁理士】
【氏名又は名称】 田村 榮一
【選任した代理人】
【識別番号】 100096677
【弁理士】
【氏名又は名称】 伊賀 誠司

【手数料の表示】

【予納台帳番号】 019530

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9707387

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像符号化装置及び方法、並びにプログラム及び記録媒体

【特許請求の範囲】

【請求項1】 入力画像に対してウェーブレット変換を施すことによりサブバンドを生成するウェーブレット変換手段と、

上記ウェーブレット変換手段によって生成されたサブバンドを分割し、所定の大きさの符号ブロックを生成する符号ブロック生成手段と、

上記符号ブロック単位に最上位ビットから最下位ビットに至るビットプレーンを生成するビットプレーン生成手段と、

上記ビットプレーン内の各サンプル点を複数の符号化パスの何れかで処理する符号化パス処理手段と、

上記符号化パスによる処理結果に基づいて算術符号化を行う算術符号化手段とを備え、

上記符号化パス処理手段は、現サンプル点位置を含む所定のサンプル数の領域及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報を記憶手段から読み出し、この有意／非有意情報を予め設定された複数のマッチングパターンとの比較を並列して行うことにより、次の処理対象となるサンプル点を検出すること

を特徴とする画像符号化装置。

【請求項2】 上記マッチングパターンは、任意のサンプル点位置から次の処理対象サンプル点位置へとジャンプ可能である場合における複数のサンプル点での有意又は非有意のパターンを示したものであり、

上記符号化パス処理手段は、上記現サンプル点位置を含む所定のサンプル数の領域及びその周囲のサンプル点における上記有意／非有意情報を上記複数のマッチングパターンとの比較を並列して行うことにより、現サンプル点位置からジャンプ可能なサンプル点を検出すること

を特徴とする請求項1記載の画像符号化装置。

【請求項3】 上記マッチングパターンにはそれぞれジャンプアドレス値が設定されており、

上記符号化バス処理手段は、上記有意／非有意情報と上記複数のマッチングパターンとを比較した結果、何れかのマッチングパターンと一致した場合には、当該一致したマッチングパターンに設定されている上記ジャンプアドレス値に応じて、次の処理対象となるサンプル点を検出することを特徴とする請求項1記載の画像符号化装置。

【請求項4】 上記符号化バス処理手段は、上記有意／非有意情報と上記複数のマッチングパターンとを比較した結果、何れのマッチングパターンとも一致しなかった場合には、上記所定のサンプル数の新たな領域を設定し、当該新たな領域及びその周囲のサンプル点における有意又は非有意を示す新たな有意／非有意情報を上記記憶手段から読み出し、この新たな有意／非有意情報と予め設定された上記複数のマッチングパターンとの比較を並列して行うことを特徴とする請求項3記載の画像符号化装置。

【請求項5】 上記有意／非有意情報は、各符号ブロック毎に予め非有意に初期化されることを特徴とする請求項1記載の画像符号化装置。

【請求項6】 入力画像に対してウェーブレット変換を施すことによりサブバンドを生成するウェーブレット変換手段と、

上記ウェーブレット変換手段によって生成されたサブバンドを分割し、所定の大きさの符号ブロックを生成する符号ブロック生成手段と、

上記符号ブロック単位に最上位ビットから最下位ビットに至るビットプレーンを生成するビットプレーン生成手段と、

上記ビットプレーン内の各サンプル点を複数の符号化バスの何れかで処理する符号化バス処理手段と、

上記符号化バスによる処理結果に基づいて算術符号化を行う算術符号化手段とを備え、

上記符号化バス処理手段は、上記ビットプレーン内の各サンプル点及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報を記憶手段から読み出し、この有意／非有意情報と予め設定された複数のマッチングパターンとの比較を並列して行い、上記複数のマッチングパターンの何れかと一致したサンプル点のうち、現サンプル点位置からスキャン順で最も近いサンプル点を、次の

処理対象となるサンプル点として検出すること

を特徴とする画像符号化装置。

【請求項7】 上記符号化バス処理手段は、上記有意／非有意情報と上記複数のマッチングパターンとを比較した結果、一致するサンプル点がなかった場合には、上記所定のサンプル数の新たな領域を設定し、当該新たな領域及びその周囲のサンプル点における有意又は非有意を示す新たな有意／非有意情報を上記記憶手段から読み出し、この新たな有意／非有意情報と予め設定された上記複数のマッチングパターンとの比較を並列して行うことの特徴とする請求項6記載の画像符号化装置。

【請求項8】 上記有意／非有意情報は、各符号ブロック毎に予め非有意に初期化されることの特徴とする請求項6記載の画像符号化装置。

【請求項9】 入力画像に対してウェーブレット変換を施すことによりサブバンドを生成するウェーブレット変換工程と、

上記ウェーブレット変換工程にて生成されたサブバンドを分割し、所定の大きさの符号ブロックを生成する符号ブロック生成工程と、

上記符号ブロック単位に最上位ビットから最下位ビットに至るビットプレーンを生成するビットプレーン生成工程と、

上記ビットプレーン内の各サンプル点を複数の符号化バスの何れかで処理する符号化バス処理工程と、

上記符号化バスによる処理結果に基づいて算術符号化を行う算術符号化工程とを有し、

上記符号化バス処理工程では、現サンプル点位置を含む所定のサンプル数の領域及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報が記憶手段から読み出され、この有意／非有意情報と予め設定された複数のマッチングパターンとの比較が並列して行われることにより、次の処理対象となるサンプル点が検出されること

を特徴とする画像符号化方法。

【請求項10】 入力画像に対してウェーブレット変換を施すことによりサブバンドを生成するウェーブレット変換工程と、

上記ウェーブレット変換工程にて生成されたサブバンドを分割し、所定の大きさの符号ブロックを生成する符号ブロック生成工程と、

上記符号ブロック単位に最上位ビットから最下位ビットに至るビットプレーンを生成するビットプレーン生成工程と、

上記ビットプレーン内の各サンプル点を複数の符号化パスの何れかで処理する符号化パス処理工程と、

上記符号化パスによる処理結果に基づいて算術符号化を行う算術符号化工程とを有し、

上記符号化パス処理工程では、上記ビットプレーン内の各サンプル点及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報が記憶手段から読み出され、この有意／非有意情報と予め設定された複数のマッチングパターンとの比較が並列して行われ、上記複数のマッチングパターンの何れかと一致したサンプル点のうち、現サンプル点位置からスキャン順で最も近いサンプル点が、次の処理対象となるサンプル点として検出されること

を特徴とする画像符号化方法。

【請求項11】 所定の処理をコンピュータに実行させるプログラムにおいて

入力画像に対してウェーブレット変換を施すことによりサブバンドを生成するウェーブレット変換工程と、

上記ウェーブレット変換工程にて生成されたサブバンドを分割し、所定の大きさの符号ブロックを生成する符号ブロック生成工程と、

上記符号ブロック単位に最上位ビットから最下位ビットに至るビットプレーンを生成するビットプレーン生成工程と、

上記ビットプレーン内の各サンプル点を複数の符号化パスの何れかで処理する符号化パス処理工程と、

上記符号化パスによる処理結果に基づいて算術符号化を行う算術符号化工程とを有し、

上記符号化パス処理工程では、現サンプル点位置を含む所定のサンプル数の領域及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報が

記憶手段から読み出され、この有意／非有意情報と予め設定された複数のマッチングパターンとの比較が並列して行われることにより、次の処理対象となるサンプル点が検出されること

を特徴とするプログラム。

【請求項12】 所定の処理をコンピュータに実行させるプログラムにおいて

、
入力画像に対してウェーブレット変換を施すことによりサブバンドを生成する
ウェーブレット変換工程と、

、
上記ウェーブレット変換工程にて生成されたサブバンドを分割し、所定の大き
さの符号ブロックを生成する符号ブロック生成工程と、

、
上記符号ブロック単位に最上位ビットから最下位ビットに至るビットプレーン
を生成するビットプレーン生成工程と、

、
上記ビットプレーン内の各サンプル点を複数の符号化パスの何れかで処理する
符号化パス処理工程と、

、
上記符号化パスによる処理結果に基づいて算術符号化を行う算術符号化工程と
を有し、

、
上記符号化パス処理工程では、上記ビットプレーン内の各サンプル点及びその
周囲のサンプル点における有意又は非有意を示す有意／非有意情報が記憶手段か
ら読み出され、この有意／非有意情報と予め設定された複数のマッチングパター
ンとの比較が並列して行われ、上記複数のマッチングパターンの何れかと一致し
たサンプル点のうち、現サンプル点位置からスキャン順で最も近いサンプル点が
、次の処理対象となるサンプル点として検出されること

を特徴とするプログラム。

【請求項13】 所定の処理をコンピュータに実行させるプログラムが記録さ
れたコンピュータ読み取り可能な記録媒体において、

、
入力画像に対してウェーブレット変換を施すことによりサブバンドを生成する
ウェーブレット変換工程と、

、
上記ウェーブレット変換工程にて生成されたサブバンドを分割し、所定の大き
さの符号ブロックを生成する符号ブロック生成工程と、

上記符号ブロック単位に最上位ビットから最下位ビットに至るビットプレーンを生成するビットプレーン生成工程と、

上記ビットプレーン内の各サンプル点を複数の符号化パスの何れかで処理する符号化パス処理工程と、

上記符号化パスによる処理結果に基づいて算術符号化を行う算術符号化工程とを有し、

上記符号化パス処理工程では、現サンプル点位置を含む所定のサンプル数の領域及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報が記憶手段から読み出され、この有意／非有意情報と予め設定された複数のマッチングパターンとの比較が並列して行われることにより、次の処理対象となるサンプル点が検出されること

を特徴とするプログラムが記録された記録媒体。

【請求項14】 所定の処理をコンピュータに実行させるプログラムが記録されたコンピュータ読み取り可能な記録媒体において、

入力画像に対してウェーブレット変換を施すことによりサブバンドを生成するウェーブレット変換工程と、

上記ウェーブレット変換工程にて生成されたサブバンドを分割し、所定の大きさの符号ブロックを生成する符号ブロック生成工程と、

上記符号ブロック単位に最上位ビットから最下位ビットに至るビットプレーンを生成するビットプレーン生成工程と、

上記ビットプレーン内の各サンプル点を複数の符号化パスの何れかで処理する符号化パス処理工程と、

上記符号化パスによる処理結果に基づいて算術符号化を行う算術符号化工程とを有し、

上記符号化パス処理工程では、上記ビットプレーン内の各サンプル点及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報が記憶手段から読み出され、この有意／非有意情報と予め設定された複数のマッチングパターンとの比較が並列して行われ、上記複数のマッチングパターンの何れかと一致したサンプル点のうち、現サンプル点位置からスキャン順で最も近いサンプル点が

- 、次の処理対象となるサンプル点として検出されることを特徴とするプログラムが記録された記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えばJPEG-2000のように、ウェーブレット変換とエントロピー符号化とにより画像を圧縮する画像符号化装置及び方法、並びに画像符号化処理をコンピュータに実行させるプログラム及びそのプログラムが記録された記録媒体に関する。

【0002】

【従来の技術】

従来の代表的な画像圧縮方式として、ISO (International Standards Organization) によって標準化されたJPEG (Joint Photographic Experts Group) 方式がある。これは、離散コサイン変換 (DCT:Discrete Cosine Transform) を用い、比較的高いビットが割り当てられる場合には、良好な符号化画像及び復号画像を供することが知られている。しかし、ある程度以上に符号化ビット数を少なくすると、DCT特有のブロック歪みが顕著になり、主観的に劣化が目立つようになる。

【0003】

一方、近年では画像をフィルタバンクと呼ばれるハイパス・フィルタとローパス・フィルタとを組み合わせたフィルタによって複数の帯域に分割し、各帯域毎に符号化を行う方式の研究が盛んになっている。その中でも、ウェーブレット変換符号化は、DCTのように高圧縮でブロック歪みが顕著になるという欠点がないことから、DCTに代わる新たな技術として有力視されている。

【0004】

例えば2001年1月に国際標準化が完了したJPEG-2000は、このウェーブレット変換に高能率なエントロピー符号化（ビットプレーン単位のビット・モデリングと算術符号化）を組み合わせた方式を採用しており、JPEGに比べて符号化効率の大きな改善を実現している。

【0005】

このJPEG-2000方式で圧縮符号化を行う画像符号化装置においては、入力画像に対してウェーブレット変換処理を施すことにより複数のサブバンドに分割し、各サブバンド毎のウェーブレット変換係数に対して量子化処理を施す。そして、得られたサブバンド毎の量子化係数をエントロピー符号化の処理単位である例えば 64×64 程度の所定の大きさの符号ブロックに分割し、この符号ブロック単位の量子化係数に対して、係数ビット・モデリングを行う。

【0006】

ここで、この係数ビット・モデリングについて詳細に説明する。なお、以下では、特にJPEG-2000規格で定められたEBCOT (Embedded Coding with Optimized Truncation) と呼ばれるエントロピー符号化を例に取りながら説明する。このEBCOTについては、例えば、文献「ISO/IEC 15444-1, Information technology-JPEG 2000, Part 1:Core coding system」等に詳細に記載されている。

【0007】

このEBCOTの説明の前に、ビットプレーンの概念について図23を用いて説明する。図23 (A) は、縦4個、横4個の計16個の係数から成る量子化係数を仮定したものである。この16個の係数のうち絶対値が最大のものは13であり、2進数表現では1101となる。したがって、係数の絶対値のビットプレーンは、図23 (B) に示すような4つのビットプレーンから構成される。なお、各ビットプレーンの要素（サンプル点）は、全て0又は1の数を取る。一方、量子化係数の符号は、-6が唯一負の値であり、それ以外は0又は正の値である。したがって、符号のビットプレーンは、図23 (C) に示すようになる。

【0008】

EBCOTは、所定の大きさのブロック毎にそのブロック内の係数ビットデータの統計量を測定しながら符号化する手段であり、符号ブロック単位に係数ビットデータをエントロピー符号化する。符号ブロックは、最上位ビット (MSB) から最下位ビット (LSB) 方向にビットプレーン毎に独立して符号化される。また、符号ブロックの縦横のサイズは、4から256までの2の幂乗で、通常は32

$\times 32$ 、 64×64 、 128×32 等の大きさが使用される。量子化係数は、nビットの符号付き2進数で表されており、bit 0からbit (n-2)がLSBからMSBまでのそれぞれのビットを表す。なお、残りの1ビットは符号である。符号ブロックの符号化は、MSB側のビットプレーンから順番に、以下の(a)～(c)に示す3種類の符号化パスによって行われる。

【0009】

- (a) Significant Propagation Pass
- (b) Magnitude Refinement Pass
- (c) Clean Up Pass

【0010】

3つの符号化パスの用いられる順序を図24に示す。図24に示すように、先ずビットプレーン (n-2) (MSB) がClean Up Passによって符号化される。続いて、順次LSB側に向かい、各ビットプレーンが、Significant Propagation Pass (以下、適宜SPパスという。)、Magnitude Refinement Pass (以下、適宜MRパスという。)、Clean Up Pass (以下、適宜CUパスという。) の順序で用いられて符号化される。

【0011】

但し、実際にはMSB側から何番目のビットプレーンで初めて1が出てくるかをヘッダに書き、オール0のビットプレーンは符号化しない。この順序で3種類の符号化パスを繰り返し用いて符号化し、任意のビットプレーンの任意の符号化パスまで符号化を打ち切ることにより、符号量と画質のトレードオフを取る、すなわちレート制御を行うことができる。

【0012】

ここで、係数ビットデータの走査 (スキヤニング) について図25を用いて説明する。符号ブロックは、高さ4個のサンプル点毎にストライプ (stripe) に分けられる。ストライプの幅は、符号ブロックの幅に等しい。スキャン順とは1個の符号ブロック内の全てのサンプル点を辿る順番であり、符号ブロック中では上のストライプから下のストライプへの順序、各ストライプ中では左の列から右の列への順序、各列中では上から下への順序でスキヤニングされる。なお、各符号

化パスにおいて符号ブロック中の全てのサンプル点がこのスキャン順で処理される。以下、上述した3つの符号化パスについて説明する。

【0013】

(a) Significance Propagation Pass

あるビットプレーンを符号化するSPパスでは、8近傍の少なくとも1つのサンプル点が有意(significant)であるようなnon-significantなサンプル点の係数ビットデータが算術符号化される。その符号化した係数ビットデータが1である場合には、符号の正負が続けて算術符号化される。

【0014】

ここでsignificantとは、各サンプル点に対して符号化器が持つ状態である。significantの初期値は、non-significantを表す「0」であり、そのサンプル点で1が符号化されたときにsignificantを表す「1」に変化し、以降常に「1」であり続ける。したがって、significantとは、有効桁の情報を既に符号化したか否かを示すフラグとも言える。あるビットプレーンでSPパスが発生すれば、以降のビットプレーンではSPパスは発生しない。

【0015】

(b) Magnitude Refinement Pass

ビットプレーンを符号化するMRパスでは、ビットプレーンを符号化するSPパスで符号化していないsignificantなサンプル点の係数ビットデータが算術符号化される。

【0016】

(c) Clean Up Pass

ビットプレーンを符号化するCUパスでは、ビットプレーンを符号化するSPパスで符号化していないnon-significantなサンプル点の係数ビットデータが算術符号化される。その符号化した係数ビットデータが1である場合には、符号の正負が続けて算術符号化される。

【0017】

なお、以上の3つの符号化パスでの算術符号化では、ケースに応じてZC (Zero Coding)、RLC (Run-Length Coding)、SC (Sign Coding)、MR (Mag

nitude Refinement) が使い分けられてサンプル点のコンテキストが選択される。そして、MQ符号化と呼ばれる算術符号によって選択されたコンテキストが符号化される。このMQ符号化は、JBIG2で規定された学習型の2値算術符号である。MQ符号化については、例えば、文献「ISO/IEC FDIS 14492, “Lossy/Lossless Coding of Bi-level Images”, March 2000」等に記載されている。JPEG-2000では、全ての符号化パスで合計19種類のコンテキストがある。

【0018】

以上のようにして、JPEG-2000方式で圧縮符号化を行う画像符号化装置においては、符号ブロック毎の量子化係数をビットプレーンに分解すると共に各ビットプレーンを3つの符号化パスに分解し、符号化パス毎に係数ビットデータを生成する。そして、この符号化パス毎の係数ビットデータに対して算術符号化を施す。

【0019】

【発明が解決しようとする課題】

ところで、上述したように、MRパスは、他のビットプレーンにおけるCUパス処理又はSPパス処理によってsignificantとなった係数ビットデータの算術符号化を行うものであり、CUパスは、SPパスで符号化していないnon-significantな係数ビットデータを算術符号化するものである。したがって、SPパス処理を高速化することができれば、3つの符号化パスでの符号ブロックの符号化を高速化することができると考えられる。

【0020】

ここで、このSPパスでは、上述したように、8近傍の少なくとも1つのサンプル点がsignificantであるようなnon-significantなサンプル点の係数ビットデータが算術符号化される。そして、符号化した係数ビットデータが1である場合には、そのサンプル点の状態がnon-significantからsignificantに変化する。この変化によりSPパス処理の対象となるサンプル点が新たに発生する場合があるため、従来ではSPパス処理対象サンプル点のみを選んで処理することができなかった。

【0021】

この問題について、図26を用いて簡単に説明する。なお、この図26は、縦4個、横4個の計16個の係数ビットデータから成るビットプレーンを仮定したものであり、各サンプル点の左上に付された番号は、そのサンプル点の位置を説明するための便宜的な数値である。また、図中太枠は、**significant**なサンプル点を示す。図26（A）に示すように、ビットプレーンの符号化を始める段階では、**significant**なサンプル点は10番サンプルのみであるため、SPパス処理対象となるサンプル点は、5番～7番、9番、11番、13番～15番の8サンプルである。しかしながら、7番サンプルにおける係数ビットデータは1であるため、SPパス処理により、図26（B）に示すように**significant**に変化する。これにより、8番サンプル及び12番サンプルが新たにSPパス処理対象となる。

【0022】

このようなことから、SPパス処理では、上述したスキャン順でSPパス処理対象となるサンプル点であるか否かを判定し、対象となるサンプル点であればSPパス処理を行い、対象となるサンプル点でなければ次のサンプル点に移るという手順を繰り返していた。このため、ビットプレーン内でSPパス処理対象サンプル点の数に相当する処理サイクル数でSPパス処理が終わらず、全サンプル点数に相当する処理サイクル数が必要になるという問題があった。

【0023】

本発明は、このような従来の実情に鑑みて提案されたものであり、上述したSPパスの処理時間を短くすることで3つの符号化パスでの符号ブロックの符号化を高速化する画像符号化装置及びその方法、並びに画像符号化処理をコンピュータに実行させるプログラム及びそのプログラムが記録されたコンピュータ読み取り可能な記録媒体を提供することを目的とする。

【0024】

【課題を解決するための手段】

上述した目的を達成するために、本発明に係る画像符号化装置は、入力画像に対してウェーブレット変換を施すことによりサブバンドを生成するウェーブレッ

ト変換手段と、上記ウェーブレット変換手段によって生成されたサブバンドを分割し、所定の大きさの符号ブロックを生成する符号ブロック生成手段と、上記符号ブロック単位に最上位ビットから最下位ビットに至るビットプレーンを生成するビットプレーン生成手段と、上記ビットプレーン内の各サンプル点を複数の符号化パスの何れかで処理する符号化パス処理手段と、上記符号化パスによる処理結果に基づいて算術符号化を行う算術符号化手段とを備え、上記符号化パス処理手段は、現サンプル点位置を含む所定のサンプル数の領域及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報を記憶手段から読み出し、この有意／非有意情報を予め設定された複数のマッチングパターンとの比較を並列して行うことにより、次の処理対象となるサンプル点を検出する。

[0025]

また、本発明に係る画像符号化装置は、入力画像に対してウェーブレット変換を施すことによりサブバンドを生成するウェーブレット変換手段と、上記ウェーブレット変換手段によって生成されたサブバンドを分割し、所定の大きさの符号ブロックを生成する符号ブロック生成手段と、上記符号ブロック単位に最上位ビットから最下位ビットに至るビットプレーンを生成するビットプレーン生成手段と、上記ビットプレーン内の各サンプル点を複数の符号化パスの何れかで処理する符号化パス処理手段と、上記符号化パスによる処理結果に基づいて算術符号化を行う算術符号化手段とを備え、上記符号化パス処理手段は、上記ビットプレーン内の各サンプル点及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報を記憶手段から読み出し、この有意／非有意情報を予め設定された複数のマッチングパターンとの比較を並列して行い、上記複数のマッチングパターンの何れかと一致したサンプル点のうち、現サンプル点位置からスキャン順で最も近いサンプル点を、次の処理対象となるサンプル点として検出する。

[0026]

このような画像符号化装置は、例えば JPEG-2000 方式における Significant Propagation Pass (SP パス) でビットプレーン内の各サンプル点を処理する際に、現サンプル点位置を含む所定のサンプル数の領域及びその周囲のサンプル点における有意 (significant) 又は非有意 (non-significant) を示す有意

／非有意情報を記憶手段から読み出し、この有意／非有意情報と予め設定された複数のマッチングパターンとの比較を並列して行い、又は各サンプル点及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報を記憶手段から読み出し、この有意／非有意情報と予め設定された複数のマッチングパターンとの比較を並列して行う。そして、比較の結果、探索している領域内にSPパス処理対象サンプル点がある場合、そのサンプル点にジャンプしてSPパス処理を行い、SPパス処理対象でないサンプル点における処理を省略する。

【0027】

また、上述した目的を達成するために、本発明に係る画像符号化方法は、入力画像に対してウェーブレット変換を施すことによりサブバンドを生成するウェーブレット変換工程と、上記ウェーブレット変換工程にて生成されたサブバンドを分割し、所定の大きさの符号ブロックを生成する符号ブロック生成工程と、上記符号ブロック単位に最上位ビットから最下位ビットに至るビットプレーンを生成するビットプレーン生成工程と、上記ビットプレーン内の各サンプル点を複数の符号化パスの何れかで処理する符号化パス処理工程と、上記符号化パスによる処理結果に基づいて算術符号化を行う算術符号化工程とを有し、上記符号化パス処理工程では、現サンプル点位置を含む所定のサンプル数の領域及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報が記憶手段から読み出され、この有意／非有意情報と予め設定された複数のマッチングパターンとの比較が並列して行われることにより、次の処理対象となるサンプル点が検出される。

【0028】

また、本発明に係る画像符号化方法は、入力画像に対してウェーブレット変換を施すことによりサブバンドを生成するウェーブレット変換工程と、上記ウェーブレット変換工程にて生成されたサブバンドを分割し、所定の大きさの符号ブロックを生成する符号ブロック生成工程と、上記符号ブロック単位に最上位ビットから最下位ビットに至るビットプレーンを生成するビットプレーン生成工程と、上記ビットプレーン内の各サンプル点を複数の符号化パスの何れかで処理する符号化パス処理工程と、上記符号化パスによる処理結果に基づいて算術符号化を行

う算術符号化工程とを有し、上記符号化パス処理工程では、上記ビットプレーン内の各サンプル点及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報が記憶手段から読み出され、この有意／非有意情報と予め設定された複数のマッチングパターンとの比較が並列して行われ、上記複数のマッチングパターンの何れかと一致したサンプル点のうち、現サンプル点位置からスキャン順で最も近いサンプル点が、次の処理対象となるサンプル点として検出される。

【0029】

このような画像符号化方法では、例えばJPEG-2000方式におけるSignificant Propagation Pass (SPパス) でビットプレーン内の各サンプル点を処理する際に、現サンプル点位置を含む所定のサンプル数の領域及びその周囲のサンプル点における有意 (significant) 又は非有意 (non-significant) を示す有意／非有意情報が記憶手段から読み出され、この有意／非有意情報と予め設定された複数のマッチングパターンとの比較が並列して行われ、又は各サンプル点及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報が記憶手段から読み出され、この有意／非有意情報と予め設定された複数のマッチングパターンとの比較が並列して行われる。そして、比較の結果、探索している領域内にSPパス処理対象サンプル点がある場合、そのサンプル点にジャンプしてSPパス処理が行われ、SPパス処理対象でないサンプル点における処理が省略される。

【0030】

また、本発明に係るプログラムは、上述した画像符号化処理をコンピュータに実行させるものであり、本発明に係る記録媒体は、そのようなプログラムが記録されたコンピュータ読み取り可能なものである。

【0031】

【発明の実施の形態】

以下、本発明を適用した具体的な実施の形態について、図面を参照しながら詳細に説明する。この実施の形態は、本発明を、JPEG-2000方式により入力画像を圧縮符号化する画像符号化装置及びその方法に適用したものである。この画像符号化装置は、後述するように、ビットプレーンを符号化する際のSignif

icant Propagation Passの処理時間を短くすることで、符号ブロックの符号化を高速化する。

【0032】

本実施の形態における画像符号化装置の概略構成を図1に示す。図1に示すように、画像符号化装置1は、DCレベルシフト部10と、ウェーブレット変換部11と、量子化部12と、符号ブロック化部13と、ピットプレーン符号化パス生成部14と、算術符号化部15と、レート制御部17と、ヘッダ生成部18と、パケット生成部19とから構成されている。ここで、ピットプレーン符号化パス生成部14と算術符号化部15とにより、EBCOT (Embedded Coding with Optimized Truncation) 部16が構成される。

【0033】

DCレベルシフト部10は、後段のウェーブレット変換部11におけるウェーブレット変換を効率的に行い圧縮率を向上させるために、原信号のレベルシフトを行う。原理的には、RGB信号は、正の値（符号なしの整数値）を持つため、原信号のダイナミックレンジを半分にするレベルシフトを行うことで、圧縮効率を向上させることができる。これに対して、YCbCr信号におけるCbやCrといった色差信号は、正負両方の整数値を持つため、レベルシフトは行われない。

【0034】

ウェーブレット変換部11は、通常、低域フィルタと高域フィルタとから構成されるフィルタバンクによって実現される。なお、デジタルフィルタは、通常複数タップ長のインパルス応答（フィルタ係数）を持っているため、フィルタリングが行えるだけの入力画像を予めバッファリングしておく必要があるが、簡単のため、図1では図示を省略する。

【0035】

DCレベルシフト部10は、フィルタリングに必要な最低限の画像信号D10を入力し、上述のようにレベルシフトを行う。そして、ウェーブレット変換部11は、DCレベルシフト後の画像信号D11に対して、ウェーブレット変換を行うフィルタリング処理を行い、ウェーブレット変換係数D12を生成する。

【0036】

このウェーブレット変換では、通常図2に示すように低域成分が繰り返し変換されるが、これは画像のエネルギーの多くが低域成分に集中しているためである。ここで、図2におけるウェーブレット変換のレベル数は3であり、この結果計10個のサブバンドが形成されている。ここで、図2においてL, Hはそれぞれ低域、高域を表し、L, Hの後の数字は分割レベルを表す。すなわち、例えばLH-1は、水平方向が低域で垂直方向が高域である分割レベル=1のサブバンドを表す。

【0037】

量子化部12は、ウェーブレット変換部11から供給されたウェーブレット変換係数D12に対して非可逆圧縮を施す。量子化手段としては、ウェーブレット変換係数D12を量子化ステップサイズで除算するスカラ量子化を用いることができる。ここで、JPEG-2000の規格上、上述の非可逆圧縮を行う場合で、非可逆の9×7ウェーブレット変換フィルタを用いる場合には、自動的にスカラ量子化を併用することが決められている。一方、可逆の5×3ウェーブレット変換フィルタを用いる場合には、量子化を行わず、後述のように符号化パスを切り捨てることによって、符号量制御が行われる。したがって、図1の量子化部12が動作するのは、実際には非可逆の9×7ウェーブレット変換フィルタを用いた場合である。以下、この非可逆の9×7ウェーブレット変換フィルタを用いる場合を想定して説明を進める。

【0038】

符号ブロック化部13は、量子化部12で生成された量子化係数D13を、エントロピー符号化の処理単位である所定の大きさの符号ブロックに分割する。ここで、サブバンド中の符号ブロックの位置関係を図3に示す。通常、例えば64×64程度のサイズの符号ブロックが、分割後の全てのサブバンド中に生成される。したがって、最も分割レベルが小さいHH-1(図2)のサブバンドの大きさが640×320であった場合には、64×64の符号ブロックは水平方向に10個、垂直方向に5個、合計50個存在することになる。符号ブロック化部13は、符号ブロック毎の量子化係数D14をビットプレーン符号化パス生成部1

4に供給し、後段の符号化処理は、これらの符号ブロック毎に行われる。

【0039】

ビットプレーン符号化バス生成部14は、符号ブロック毎の量子化係数D14に対して、以下のようにして係数ビット・モデリングを行う。ここで、本実施の形態では、特にJPEG-2000規格で定められたEBCOTと呼ばれるエントロピー符号化を例に取りながら説明する。

【0040】

EBCOTは、所定の大きさのブロック毎にそのブロック内の係数の統計量を測定しながら符号化する手段であり、符号ブロック単位に量子化係数をエントロピー符号化する。なお、符号ブロックの縦横のサイズは、4から256までの2の幂乗であり、通常は 32×32 、 64×64 、 128×32 等の大きさが使用される。

【0041】

ここで、符号ブロック毎の量子化係数D14は、nビットの符号付き2進数で表されており、bit0からbit(n-2)がLSBからMSBまでのそれぞれのビットを表す。なお、残りの1ビットは符号である。この2進数で表された量子化係数について、係数の絶対値のビットプレーンと符号のビットプレーンとが構成される。上述した符号ブロックは、最上位ビット(MSB)から最下位ビット(LSB)方向に、Significant Propagation Pass(以下、適宜SPパスという。)、Magnitude Refinement Pass(以下、適時MRパスという。)及びClean Up Pass(以下、適宜CUパスという。)という3種類の符号化バスによって、ビットプレーン毎に独立して符号化される。

【0042】

符号化の際には、先ず最上位ビット(MSB)のビットプレーンがCUパスによって符号化される。続いて、順次LSB側に向かい、各ビットプレーンが、SPパス、MRパス、CUパスの順序で用いられて符号化される。

【0043】

簡単には、SPパスでは、8近傍の少なくとも1つの係数が有意(significant)であるようなnon-significantなサンプル点の係数ビットデータが算術符号化

される。その符号化した係数ビットデータが1である場合には、符号の正負が続けて算術符号化される。ここでsignificantとは、各サンプル点に対して符号化器が持つ状態である。significantの初期値は、non-significantを表す0であり、そのサンプル点で1が符号化されたときにsignificantを表す1に変化し、以降常に1であり続ける。したがって、significantとは、有効桁の情報を既に符号化したか否かを示すフラグとも言える。また、MRパスでは、SPパスで符号化していないsignificantなサンプル点の係数ビットデータが算術符号化される。また、CUパスでは、SPパスで符号化していないnon-significantなサンプル点の係数ビットデータが算術符号化される。その符号化した係数ビットデータが1である場合には、符号の正負が続けて算術符号化される。

【0044】

但し、実際にはMSB側から何番目のビットプレーンで初めて1が出てくるかをヘッダに書き、オール0のビットプレーンは符号化しない。この順序で3種類の符号化パスを繰り返し用いて符号化し、任意のビットプレーンの任意の符号化パスまで符号化を打ち切ることにより、符号量と画質のトレードオフを取る、すなわちレート制御を行うことができる。

【0045】

なお、以上の3つの符号化パスでの算術符号化では、ケースに応じてZC (Zero Coding)、RLC (Run-Length Coding)、SC (Sign Coding)、MR (Magnitude Refinement) が使い分けられて係数のコンテキストが選択される。そして、MQ符号化と呼ばれる算術符号によって選択されたコンテキストが符号化される。このMQ符号化は、JBIG2で規定された学習型の2値算術符号である。JPEG-2000では、全ての符号化パスで合計19種類のコンテキストがある。

【0046】

以上のようにしてビットプレーン符号化パス生成部14は、符号ブロック毎の量子化係数D14をビットプレーンに分解すると共に各ビットプレーンを3つの符号化パスに分解し、符号化パス毎に量子化係数D15を生成する。そして、算術符号化部15は、この符号化パス毎の量子化係数D15に対して算術符号化を

施す。

【0047】

レート制御部17は、少なくとも一部の符号化パスの処理を行った後で、算術符号化部15から供給された算術符号D16の符号量をカウントし、目標の符号量に達した時点で、又は達する直前に、それより後の算術符号D16を切り捨てる。このように、符号量をオーバーする直前で切り捨てることにより、確実に目標の符号量に抑えることができる。レート制御部17は、この符号量制御完了後の算術符号D17を、ヘッダ生成部18及びパケット生成部19に供給する。

【0048】

ヘッダ生成部18は、レート制御部17から供給された符号量制御完了後の算術符号D17に基づいて、符号ブロック内での付加情報、例えば符号ブロック内の符号化パスの個数や圧縮コードストリームのデータ長等をヘッダD18として生成し、このヘッダD18をパケット生成部19に供給する。

【0049】

パケット生成部19は、符号量制御完了後の算術符号D17とヘッダD18とを合わせてパケットD19を生成し、符号化コードストリームとして出力する。この際、パケット生成部19は、図4に示すように同一解像度レベルから個々のパケットを生成する。なお、図4から分かるように、最低域であるパケット-1は、LL成分のみを含み、それ以外のパケット-2乃至パケット-4は、LH成分、HL成分及びHH成分を含む。

【0050】

以上のように、本実施の形態における画像符号化装置1は、ウェーブレット変換及びエントロピー符号化を用いて入力画像を高効率に圧縮符号化し、パケット化して符号化コードストリームとして出力することができる。

【0051】

ところで、従来、上述した3つの符号化パスでの処理を行う際の係数ビットデータのスキャニングは、各ビットプレーンで上から下へ4個のサンプル点を処理した後、右隣上のサンプル点に移り、右隣のサンプル点がない場合には下側左のサンプル点に移る、という順序で行われる。

【0052】

特に、SPバス処理を行う際には、符号化した係数ビットデータが1である場合に、そのサンプル点の状態がnon-significantからsignificantに変化し、この変化によりSPバス処理の対象となるサンプル点が新たに発生する場合があるため、SPバス処理対象サンプル点のみを選んで処理することができなかった。

【0053】

このため、ビットプレーン内で、SPバス処理対象サンプル点の数に相当する処理サイクル数でSPバス処理が終わらず、全サンプル数に相当する処理サイクル数が必要になるという問題があった。

【0054】

そこで、本実施の形態における画像符号化装置1は、以下に説明する2通りの手法により、SPバス処理を高速化している。

【0055】

先ず第1の手法の処理概念について説明する。この第1の手法では、符号ブロック内の各サンプル点のsignificant (S) 又はnon-significant (N) の状態を表すS/Nビットメモリを用意する。符号ブロックサイズが 64×64 である場合、S/Nビットメモリのサイズは、 $64 \times 64 \times 1$ ビットとなる。このS/Nビットメモリでは、そのアドレスにおけるサンプル点がsignificant (S) のとき「1」が立ち、non-significant (N) のとき「0」が立つとする。一方、係数ビットデータは、係数ビットメモリに格納される。符号ブロックサイズが 64×64 、ビットプレーン数がNである場合、係数ビットメモリのサイズは、 $64 \times 64 \times N$ ビットとなる。

【0056】

上述したように、ビットプレーン符号化バス生成部14における係数ビット・モデリングは、最上位ビット (MSB) から最下位ビット (LSB) の方向に、ビットプレーン毎に独立に3つの符号化バスで処理を行う。この際、予めS/Nビットメモリの全アドレスの値を「0」、すなわちnon-significant (N) に初期化しておく。

【0057】

係数ビットデータが0しかないビットプレーンZは、0ビットプレーンとして、3つの符号化パスの処理は行わない。また、何れかのサンプル点における係数ビットデータが1である最初のビットプレーンZ₁は、CUパスで処理される。このとき、係数ビットデータが1であるサンプル点はsignificant (S) となり、S/Nビットメモリのそのサンプル点を示すアドレスに「1」が立つ。続いて、1ビット下位のビットプレーンZ₂に移り、SPパス、MRパス、CUパスの順に3つの符号化パスで処理し、順次 LSB側のビットプレーンに移って同様の処理を繰り返す。

【0058】

ここで、第1の手法では、SPパス処理を高速化するために、複数のS/Nマッチングパターンを用意する。このS/Nマッチングパターンとは、あるサンプル点から次のSPパス処理対象サンプル点に移ることができる場合における、関連するサンプル点のsignificant (S) 又はnon-significant (N) のパターンを示したものである。

【0059】

このS/Nマッチングパターンについて、図5、図6を用いて簡単に説明する。なお、この図5、図6において、S及びsはsignificantなサンプル点を示し、sは他のsと共にORを形成する。すなわち、複数のsのうち、少なくとも1つのsがsignificantであればよい。また、Nはnon-significantなサンプル点を示し、Xはsignificantであるかnon-significantであるかを考慮しないサンプル点を示す。さらに、各サンプル点の左上に付された番号は、そのサンプル点の位置を説明するための便宜的な数値である。

【0060】

図5は、1番サンプルから3番サンプルへと移る場合のS/Nマッチングパターンを示したものである。この図5に示す2通りのパターンに該当する場合にのみ、1番サンプルから3番サンプルへと移ることができる。一方、図6は、1番サンプルから8番サンプルへと移る場合のS/Nマッチングパターンを示したものである。この図6に示す2通りのパターンに該当する場合にのみ、1番サンプルから8番サンプルへと移ることができる。

【0061】

ここで、各S/Nマッチングパターンには、それぞれに応じてジャンプアドレス値が設定される。上述の図5に示したS/Nマッチングパターンでは、1番サンプルから3番サンプルに移るため、ジャンプアドレス値は2となり、図6に示したS/Nマッチングパターンでは、1番サンプルから8番サンプルに移るため、ジャンプアドレス値は7となる。

【0062】

つまり、任意のサンプル点から次のS/Pバス処理対象サンプル点に移る場合に該当するS/Nマッチングパターンを予め設定しておけば、現在のS/Nマッチングパターンから得られたジャンプアドレス値により、ジャンプ先のサンプル点を知ることができる。

【0063】

なお、この第1の手法では、従来のスキャン順で次のサンプル点に移る場合のS/Nマッチングパターンも用意しておくものとする。

【0064】

ここで、用意すべきS/Nマッチングパターン数は、一度に探索するエリアのサイズに応じて変わる。以下では、一例として、水平3サンプル×垂直4サンプルのエリアにジャンプ先となるS/Pバス処理対象サンプル点があるか否かを一度に探索するものとして説明する。この場合、参照するサンプル点は、3×4エリアの上下左右に1サンプルずつ増えて、水平5サンプル×垂直6サンプルのエリアとなる。なお、符号ブロック外を参照することになる場合には、その位置にnon-significantなサンプル点が存在するものとして処理を行う。

【0065】

上述したように、ビットプレーンZ₂で、最初のS/Pバス処理が行われる。先ず、図7(A)に示すような水平3サンプル×垂直4サンプルのエリアAR₁に対して、S/Pバス処理対象サンプル点があるか否かを判別するため、S/NビットメモリからこのエリアAR₁及びその周囲に相当する水平5サンプル×垂直6サンプルのS/Nビットデータがロードされる。

【0066】

ここで、S/Nマッチングパターンはそれぞれ排他的であり、エリアAR₁にSPバス処理対象サンプル点があった場合には、何れかのS/Nマッチングパターンが一致し、そのS/Nマッチングパターンに応じたジャンプアドレス値が outputされる。このジャンプアドレス値を出力するためのテーブルを図8に示す。図7(A)の例では、2番サンプルAから11番サンプルBに移るため、ジャンプアドレス値は9となる。そして、アドレスジャンプしたサンプル点BがSPバスで処理され、続いて、アドレスジャンプしたサンプル点Bが左端の列となる新たなエリアAR₂を設定し、上記手順を繰り返す。なお、アドレスジャンプしたサンプル点Bを左端の列とする例に限定されず、このサンプル点Bを起点とするエリアを設定するようにしても構わない。

【0067】

一方、エリアAR₁にSPバス処理対象サンプル点がなかった場合には、何れのS/Nマッチングパターンも不一致となる。この場合には、図7(B)に示すようなエリアAR₁より先のエリアAR₃に対して再度SPバス処理対象サンプル点があるか否かを判別するため、S/NビットメモリからエリアAR₃及びその周囲に相当する水平5サンプル×垂直6サンプルのS/Nビットデータがロードされる。

【0068】

以上説明した第1の手法を行う場合におけるビットプレーン符号化バス生成部14のSPバス処理に関する部分の概略構成を図9に示す。図9に示すように、ビットプレーン符号化バス生成部14は、S/Nビットメモリ100と、係数ビットメモリ101と、エリア設定部102と、1番乃至12番サンプル用のAND・OR回路103₁～103₁₂と、ジャンプアドレス値テーブル104と、決定用AND・OR回路105と、係数モデリング回路106と、DFF(Dフリップフロップ)107, 108とを少なくとも有する。

【0069】

符号ブロックサイズが64×64である場合、S/Nビットメモリ100のサイズは、図10に示すように、64×64×1ビットとなる。このS/Nビットメモリ100には、そのアドレスにおけるサンプル点がsignificant(S)のと

き「1」が立ち、non-significant (N) のとき「0」が立つ。

【0070】

一方、符号ブロックサイズが 64×64 、ビットプレーン数がNである場合、係数ビットメモリ101のサイズは、図11に示すように、 $64 \times 64 \times N$ ビットとなる。この係数ビットメモリ101には、そのサンプル点における係数ビットデータが格納される。

【0071】

以下では、図示しないサンプル点Yから図10 (A)、図11 (A) の2番サンプルにジャンプすることが決定された状態からのSPバス処理について、図9及び図12のタイミングチャートを参照しながら詳細に説明する。なお、この例では、水平3サンプル×垂直4サンプルのエリアにジャンプ先となるSPバス処理対象サンプル点があるか否かを一度に探索するものとする。

【0072】

決定用AND・OR回路105は、2番サンプル用のジャンプアドレス値を係数モデリング回路106及びdff107に供給する。

【0073】

係数モデリング回路106は、2番サンプル用のジャンプアドレス値が供給されると、2番サンプルをSPバスで処理し、係数ビットデータXとコンテキストCXを算出する。ここで、係数モデリング回路106は、2番サンプルの係数ビットデータXが1である場合には、dff108において処理クロックとの同期を取った後、S/Nビット更新フラグとして「1」をS/Nビットメモリ100に供給し、S/Nビットメモリ100は、このフラグに応じて、2番サンプルに対応するアドレスのS/Nビットを、significant (S) を示す「1」に更新する。

【0074】

一方、dff107は、決定用AND・OR回路105から供給された2番サンプル用のジャンプアドレス値について、処理クロックとの同期を取り、このジャンプアドレス値をエリア設定部102に供給する。

【0075】

エリア設定部102は、DFF107から供給されたジャンプアドレス値に基づいて、S/Nビットメモリ100において2番サンプルを左から2個目に取る水平方向5サンプル×垂直方向6サンプルのエリアAR₄（図10（A））を設定し、係数ビットメモリ101において2番サンプルを左端に取る水平方向3サンプル×垂直方向4サンプルのエリアAR₅（図11（A））を設定する。

【0076】

そして、S/Nビットメモリ100は、設定されたエリアAR₄のS/NビットデータをAND・OR回路103₁～103₁₂及び係数モデリング回路106に供給する。また、係数ビットメモリ101は、設定されたエリアAR₅の係数ビットデータを係数モデリング回路106に供給する。

【0077】

上述したDFF107は、2番サンプル用のジャンプアドレス値の同期を取り、現サンプル点位置情報として、AND・OR回路103₁～103₁₂及びジャンプアドレス値テーブル104に供給する。

【0078】

AND・OR回路103₃～103₁₂は、現サンプル点位置情報に応じて、現サンプル点位置から、それぞれのサンプル点位置にジャンプ可能か否かを判別する。

【0079】

例えば、11番サンプル用のAND・OR回路103₁₁は、第1サンプルから第11サンプルにジャンプ可能か否かを判別するためのAND・OR回路（1→11用）を始めとして、第10サンプルから第11サンプルにジャンプするか否かを判別するためのAND・OR回路（10→11用）まで、10種類のAND・OR回路を有している。それぞれのAND・OR回路は、現在のS/Nパターンが図13に示すS/Nマッチングパターンと一致するか否かを判別するため、例えば同図に示すようなパターンマッチング論理式を計算する。ここで、パターンマッチング論理式において、「・」はANDを示し、「+」はORを示し、「！」はNOTを示す。現サンプル点位置は第2サンプルであるため、AND・OR回路（2→11用）のみが使用され、図13に示す2通りのS/Nマッチ

グパターンと一致するか否かが判別される。

【0080】

このとき、3番乃至12番サンプルにSPバス処理対象サンプル点があれば、AND・OR回路 $103_3 \sim 103_{12}$ の何れかの出力が「1」になる。一方、3番乃至12番サンプルにSPバス処理対象サンプル点がなければ、AND・OR回路 $103_3 \sim 103_{12}$ のどの出力も「0」になる。

【0081】

図9に戻って、決定用AND・OR回路105において、ANDゲート $150_1 \sim 150_{12}$ の一方の端子には、AND・OR回路 $103_1 \sim 103_{12}$ の各出力が与えられる。また、ANDゲート $150_1 \sim 150_{12}$ の他方の端子には、現サンプル点位置情報に基づいてジャンプアドレス値テーブル104が設定した1番乃至12番サンプルへのジャンプアドレス値が与えられる。したがって、3番乃至12番サンプルにSPバス処理対象サンプル点があり、AND・OR回路 $103_3 \sim 103_{12}$ の何れかの出力が「1」になった場合には、そのAND・OR回路からの出力がORゲート152に与えられ、ジャンプアドレス値として上述の係数モデリング回路106に供給される。

【0082】

一方、決定用AND・OR回路105において、ANDゲート151の一方の端子には、AND・OR回路 $103_1 \sim 103_{12}$ の全出力が反転して与えられる。また、ANDゲート151の他方の端子には、エリアをジャンプするエリアジャンプフラグが与えられる。したがって、3番乃至12番サンプルにSPバス処理対象サンプル点がなく、AND・OR回路 $103_3 \sim 103_{12}$ の出力が全て「0」の場合には、ANDゲート151が有効となるため、そのエリアジャンプフラグがORゲート152に与えられ、ジャンプアドレス値として上述の係数モデリング回路106に供給される。

【0083】

ここで、次のSPバス処理対象サンプル点として11番サンプルが見つかったとして説明を進める。この場合、AND・OR回路 103_{11} の出力が「1」となり、ANDゲート 150_{11} が有効となるため、決定用AND・OR回路10

5は、ORゲート152を介して、11番サンプル用のジャンプアドレス値を係数モデリング回路106及びDFF107に供給する。

【0084】

係数モデリング回路106は、11番サンプル用のジャンプアドレス値が供給されると、11番サンプルをSPバスで処理し、係数ビットデータXとコンテキストCXを算出する。ここで、係数モデリング回路106は、11番サンプルの係数ビットデータXが1である場合には、S/Nビット更新フラグとして「1」をDFF108を介してS/Nビットメモリ100に供給し、S/Nビットメモリ100は、このフラグに応じて、11番サンプルに対応するアドレスのS/Nビットを、significant (S) を示す「1」に更新する。

【0085】

一方、DFF107は、決定用AND・OR回路105から供給された11番サンプル用のジャンプアドレス値の同期を取り、このジャンプアドレス値をエリア設定部102に供給する。

【0086】

エリア設定部102は、DFF107から供給されたジャンプアドレス値に基づいて、S/Nビットメモリ100において11番サンプルを左から2個目に取る水平方向5サンプル×垂直方向6サンプルのエリアAR₆（図10（A））を設定し、係数ビットメモリ101において11番サンプルを左端に取る水平方向3サンプル×垂直方向4サンプルのエリアAR₇（図11（A））を設定する。この結果、図10（B）、図11（B）に示すように、11番サンプルのサンプル番号は、3番に変更される。

【0087】

そして、S/Nビットメモリ100は、設定されたエリアのS/NビットデータをAND・OR回路103₁～103₁₂及び係数モデリング回路106に供給する。また、係数ビットメモリ101は、設定されたエリアAR₇の係数ビットデータを係数モデリング回路106に供給する。

【0088】

上述したDFF107は、11番サンプル用のジャンプアドレス値の同期を取

り、現サンプル点位置情報として、AND・OR回路103₁～103₁₂及びジャンプアドレス値テーブル104に供給する。

【0089】

このとき、4番乃至12番サンプルにSPバス処理対象サンプル点があれば、AND・OR回路103₄～103₁₂の何れかの出力が「1」になる。一方、4番乃至12番サンプルにSPバス処理対象サンプル点がなければ、AND・OR回路103₄～103₁₂のどの出力も「0」になる。

【0090】

決定用AND・OR回路105において、ANDゲート150₁～150₁₂の一方の端子には、AND・OR回路103₁～103₁₂の各出力が与えられる。また、ANDゲート150₁～150₁₂の他方の端子には、現サンプル点位置情報に基づいてジャンプアドレス値テーブル104が設定した1番乃至12番サンプルへのジャンプアドレス値が与えられる。したがって、4番乃至12番サンプルにSPバス処理対象サンプル点があり、AND・OR回路103₄～103₁₂の何れかの出力が「1」になった場合には、そのAND・OR回路からの出力がORゲート152に与えられ、ジャンプアドレス値として上述の係数モデリング回路106に供給される。

【0091】

一方、決定用AND・OR回路105において、ANDゲート151の一方の端子には、AND・OR回路103₁～103₁₂の全出力が反転して与えられる。また、ANDゲート151の他方の端子には、エリアをジャンプするエリアジャンプフラグが与えられる。したがって、4番乃至12番サンプルにSPバス処理対象サンプル点がなく、AND・OR回路103₄～103₁₂の出力が全て「0」の場合には、これら全出力が反転されてANDゲート151の一方の端子に与えられ、そのエリアジャンプフラグがORゲート152に与えられ、ジャンプアドレス値として上述の係数モデリング回路106に供給される。これにより、エリア設定部102は、S/Nビットメモリ100において新たに水平方向5サンプル×垂直方向6サンプルのエリアAR₈（図10（B））を設定し、係数ビットメモリ101において新たに水平方向3サンプル×垂直方向4サンプル

のエリア AR_g (図11 (B)) を設定する。

【0092】

なお、このようにエリアジャンプを行った際には、現サンプル点位置は更新されない。各AND・OR回路 $103_1 \sim 103_{12}$ は、当該エリアにおける最初のSPパス処理対象サンプル点を見つけるために、それぞれのサンプル点位置が最初のSPパス処理対象サンプル点か否かを判別する。

【0093】

例えば、11番サンプル用のAND・OR回路 103_{11} は、現在のS/Nパターンが図14に示すS/Nマッチングパターンと一致するか否かを判別するため、例えば同図に示すようなパターンマッチング論理式を計算する。

【0094】

以上説明したように、第1の手法によれば、探索エリア内にSPパス処理対象サンプル点がある場合、そのサンプル点にジャンプしてSPパス処理を行い、SPパス処理対象でないサンプル点における処理を省略することができるため、スキャン順で処理した場合と比較して、処理サイクル数を少なく、或いは処理時間を短くすることができる。また、処理クロック周波数を低減することもでき、低消費電力なハードウェアが実現可能である。

【0095】

続いて第2の手法の処理概念について説明する。この第2の手法においても、符号ブロック内の各サンプル点のsignificant (S) 又はnon-significant (N) の状態を表すS/Nビットメモリを用意する。一方、係数ビットデータは、係数ビットメモリに格納される。

【0096】

上述したように、ビットプレーン符号化パス生成部14における係数ビット・モデリングは、最上位ビット (MSB) から最下位ビット (LSB) の方向に、ビットプレーン毎に独立に3つの符号化パスで処理を行う。この際、予めS/Nビットメモリの全アドレスの値を「0」、すなわちnon-significant (N) に初期化しておく。

【0097】

係数ビットデータが0しかないビットプレーンZは、0ビットプレーンとして、3つの符号化パスの処理は行わない。また、何れかのサンプル点における係数ビットデータが1である最初のビットプレーンZ₁は、CUパスで処理される。このとき、係数ビットデータが1であるサンプル点はsignificant (S) となり、S/Nビットメモリのそのサンプル点を示すアドレスに「1」が立つ。続いて、1ビット下位のビットプレーンZ₂に移り、SPパス、MRパス、CUパスの順に3つの符号化パスで処理し、順次 LSB側のビットプレーンに移って同様の処理を繰り返す。

【0098】

ここで、第2の手法では、SPパス処理を高速化するために、S/Nマッチングパターンを探索するエリアのサンプル数分用意する。各サンプル点のS/Nマッチングパターンには、それに応じたジャンプアドレス値が設定される。このS/Nマッチングパターンとは、上述した第1の手法とは異なり、任意のサンプル点がSPパス処理対象サンプル点であるか否かを判断するための、当該サンプル点及びその周囲におけるsignificant (S) 又はnon-significant (N) のパターンを示したものである。具体的には、図15に示すように、8近傍の少なくとも1つのサンプル点がsignificantであるようなnon-significantなサンプル点が、SPパス処理対象サンプル点とされる。なお、図15において、sはsignificantなサンプル点を示し、他のsと共にORを形成する。また、Nはnon-significantなサンプル点を示す。

【0099】

第2の手法では、各サンプル点についてこのS/Nマッチングパターンとの一致、不一致を調べ、SPパス処理対象サンプル点であるか否かを判別する。そして、プライオリティ・エンコーダにおいて、一致したサンプル点のうち現サンプル点にスキャン順で最も近いサンプル点が選択され、このサンプル点が次のSPパス処理対象サンプル点とされる。

【0100】

ここで、用意すべきS/Nマッチングパターン数は、一度に探索するエリアのサイズに応じて変わる。以下では、一例として、水平3サンプル×垂直4サンプ

ルのエリアにジャンプ先となる S P パス処理対象サンプル点があるか否かを一度に探索するものとして説明する。この場合、参照するサンプル点は、 3×4 エリアの上下左右に 1 サンプルずつ増えて、水平 5 サンプル × 垂直 6 サンプルのエリアとなる。なお、符号ブロック外を参照することになる場合には、その位置に no n-significant なサンプル点が存在するものとして処理を行う。

【0101】

上述したように、ビットプレーン Z_2 で、最初の S P パス処理が行われる。先ず、図 16 (A) に示すような水平 3 サンプル × 垂直 4 サンプルのエリア AR_{10} に対して、S P パス処理対象サンプル点があるか否かを判別するため、S/N ビットメモリからこのエリア AR_{10} 及びその周囲に相当する水平 5 サンプル × 垂直 6 サンプルの S/N ビットデータがロードされる。

【0102】

そして、エリア AR_{10} の各サンプル点について上述した S/N マッチングパターンとの一致、不一致を調べ、S P パス処理対象サンプル点であるか否かを判別する。エリア AR_{10} に S P パス処理対象サンプル点があった場合には、プライオリティ・エンコーダにおいて、現サンプル点にスキャン順で最も近いサンプル点のアドレスがジャンプアドレス値として出力される。

【0103】

なお、現サンプル点にスキャン順で最も近いサンプル点のアドレスをジャンプアドレス値として出力する例に限定されず、このアドレスを次サンプル点位置として、図 8 に示したジャンプアドレス値テーブル 104 を参照して得られるジャンプアドレス値を出力するようにしても構わない。

【0104】

現サンプル点位置が 1 番サンプル、5 番サンプルである場合の S/N マッチングパターンとの一致点位置、不一致点位置とプライオリティ・エンコーダの出力との関係をそれぞれ図 17 (A)、(B) に示す。なお、図 17 において、「○」は一致点位置を示し、「×」は不一致点位置を示す。また、「-」は一致/不一致を考慮しないサンプル点を示す。また、PE out は、プライオリティ・エンコーダから出力されるジャンプアドレス値である。

【0105】

図16 (A) の例では、現サンプル点位置が2番サンプルAであるときに、5番サンプルB、11番サンプルCがS/Nマッチングパターンと一致しているため、プライオリティ・エンコーダから出力されるジャンプアドレス値は5となる。そして、アドレスジャンプしたサンプル点BがSPバスで処理され、続いて、アドレスジャンプしたサンプル点Bが左端の列となる新たなエリアAR₁₁を設定し、上記手順を繰り返す。なお、アドレスジャンプしたサンプル点Bを左端の列とする例に限定されず、このサンプル点Bを起点とするエリアを設定するようにしても構わない。

【0106】

一方、エリアAR₁₀にSPバス処理対象サンプル点がなかった場合には、何れのS/Nマッチングパターンも不一致となる。この場合には、図16 (B) に示すようなエリアAR₁₀より先のエリアAR₁₂に対して再度SPバス処理対象サンプル点があるか否かを判別するため、S/NビットメモリからエリアAR₁₂及びその周囲に相当する水平5サンプル×垂直6サンプルのS/Nビットデータがロードされる。

【0107】

以上説明した第2の手法を行う場合におけるビットプレーン符号化バス生成部14のSPバス処理に関する部分の概略構成を図18に示す。図18に示すように、ビットプレーン符号化バス生成部14は、S/Nビットメモリ100と、係数ビットメモリ101と、エリア設定部102と、1番乃至12番サンプル用のAND・OR回路103₁～103₁₂と、ジャンプアドレス値テーブル104と、係数モデリング回路106と、DFF107, 108と、プライオリティ・エンコーダ110とを少なくとも有する。

【0108】

符号ブロックサイズが64×64である場合、S/Nビットメモリ100のサイズは、図19に示すように、64×64×1ビットとなる。このS/Nビットメモリ100には、そのアドレスにおけるサンプル点がsignificant (S) のとき「1」が立ち、non-significant (N) のとき「0」が立つ。

【0109】

一方、符号ブロックサイズが 64×64 、ビットプレーン数が N である場合、係数ビットメモリ 101 のサイズは、図 20 に示すように、 $64 \times 64 \times N$ ビットとなる。この係数ビットメモリ 101 には、そのサンプル点における係数ビットデータが格納される。

【0110】

以下では、図示しないサンプル点 Y から図 19 (A)、図 20 (A) の 2 番サンプルにジャンプすることが決定された状態からの SP パス処理について、図 18 及び図 21 のタイミングチャートを参照しながら詳細に説明する。なお、この例では、水平 3 サンプル × 垂直 4 サンプルのエリアにジャンプ先となる SP パス処理対象サンプル点があるか否かを一度に探索するものとする。

【0111】

プライオリティ・エンコーダ 110 は、2 番サンプル用のジャンプアドレス値を係数モデリング回路 106 及び DFF107 に供給する。

【0112】

係数モデリング回路 106 は、2 番サンプル用のジャンプアドレス値が供給されると、2 番サンプルを SP パスで処理し、係数ビットデータ X とコンテキスト CX を算出する。ここで、係数モデリング回路 106 は、2 番サンプルの係数ビットデータ X が 1 である場合には、DFF108 において処理クロックとの同期を取った後、S/N ビット更新フラグとして「1」を S/N ビットメモリ 100 に供給し、S/N ビットメモリ 100 は、このフラグに応じて、2 番サンプルに対応するアドレスの S/N ビットを、significant (S) を示す「1」に更新する。

【0113】

一方、DFF107 は、プライオリティ・エンコーダ 110 から供給された 2 番サンプル用のジャンプアドレス値について、処理クロックとの同期を取り、このジャンプアドレス値をエリア設定部 102 に供給する。

【0114】

エリア設定部 102 は、DFF107 から供給されたジャンプアドレス値に基

づいて、S/Nビットメモリ100において2番サンプルを左から2個目に取る水平方向5サンプル×垂直方向6サンプルのエリアAR₁₃（図19（A））を設定し、係数ビットメモリ101において2番サンプルを左端に取る水平方向3サンプル×垂直方向4サンプルのエリアAR₁₄（図20（A））を設定する。

【0115】

そして、S/Nビットメモリ100は、設定されたエリアAR₁₃のS/NビットデータをAND・OR回路103₁～103₁₂及び係数モデリング回路106に供給する。また、係数ビットメモリ101は、設定されたエリアAR₁₄の係数ビットデータを係数モデリング回路106に供給する。

【0116】

上述したDFF107は、2番サンプル用のジャンプアドレス値の同期を取り、現サンプル点位置情報として、プライオリティ・エンコーダ110に供給する。

【0117】

AND・OR回路103₃～103₁₂は、各サンプル点についてこのS/Nマッチングパターンとの一致、不一致を調べ、SPバス処理対象サンプル点であるか否かを判別する。例えば、第1、第4、第7、第11サンプル用のAND・OR回路は、現在のS/Nパターンが図22に示すS/Nマッチングパターンと一致するか否かを判別するため、例えば同図に示すようなパターンマッチング論理式を計算する。ここで、パターンマッチング論理式において、「・」はANDを示し、「+」はORを示し、「！」はNOTを示す。

【0118】

このとき、1番乃至12番サンプルにSPバス処理対象サンプル点があれば、AND・OR回路103₁～103₁₂の何れかの出力が「1」になる。一方、1番乃至12番サンプルにSPバス処理対象サンプル点がなければ、AND・OR回路103₁～103₁₂のどの出力も「0」になる。

【0119】

図18に戻って、プライオリティ・エンコーダ110には、AND・OR回路103₁～103₁₂の各出力の他、現サンプル点位置情報が与えられる。そし

て、3番乃至12番サンプルにSPバス処理対象サンプル点があり、AND・OR回路103₃～103₁₂のうち1以上の出力が「1」になった場合には、そのうち現サンプル点にスキャン順で最も近いサンプル点のアドレスがジャンプアドレス値として上述の係数モデリング回路106に供給される。

【0120】

一方、プライオリティ・エンコーダ110には、エリアをジャンプするエリアジャンプフラグも与えられる。そして、3番乃至12番サンプルにSPバス処理対象サンプル点がなくAND・OR回路103₃～103₁₂の出力が全て「0」である場合、或いはAND・OR回路103₁の出力のみが「1」である場合には、そのエリアジャンプフラグがジャンプアドレス値として上述の係数モデリング回路106に供給される。

【0121】

ここで、次のSPバス処理対象サンプル点として11番サンプルのみが見つかったとして説明を進める。この場合、AND・OR回路103₁₁の出力が「1」となり、プライオリティ・エンコーダ110は、11番サンプル用のジャンプアドレス値を係数モデリング回路106及びDFF107に供給する。

【0122】

係数モデリング回路106は、11番サンプル用のジャンプアドレス値が供給されると、11番サンプルをSPバスで処理し、係数ビットデータXとコンテキストCXを算出する。ここで、係数モデリング回路106は、11番サンプルの係数ビットデータXが1である場合には、S/Nビット更新フラグとして「1」をDFF108を介してS/Nビットメモリ100に供給し、S/Nビットメモリ100は、このフラグに応じて、11番サンプルに対応するアドレスのS/Nビットを、significant (S) を示す「1」に更新する。

【0123】

一方、DFF107は、決定用AND・OR回路105から供給された11番サンプル用のジャンプアドレス値の同期を取り、このジャンプアドレス値をエリア設定部102に供給する。

【0124】

エリア設定部102は、DFF107から供給されたジャンプアドレス値に基づいて、S/Nビットメモリ100において11番サンプルを左から2個目に取る水平方向5サンプル×垂直方向6サンプルのエリアAR₁₅（図19（A））を設定し、係数ビットメモリ101において11番サンプルを左端に取る水平方向3サンプル×垂直方向4サンプルのエリアAR₁₆（図20（A））を設定する。この結果、図19（B）、図20（B）に示すように、11番サンプルのサンプル番号は、3番に変更される。

【0125】

そして、S/Nビットメモリ100は、設定されたエリアAR₁₅のS/NビットデータをAND・OR回路103₁～103₁₂及び係数モデリング回路106に供給する。また、係数ビットメモリ101は、設定されたエリアAR₁₆の係数ビットデータを係数モデリング回路106に供給する。

【0126】

上述したDFF107は、11番サンプル用のジャンプアドレス値の同期を取り、現サンプル点位置情報として、プライオリティ・エンコーダ110に供給する。

【0127】

このとき、1番乃至12番サンプルにSPバス処理対象サンプル点があれば、AND・OR回路103₁～103₁₂の何れかの出力が「1」になる。一方、1番乃至12番サンプルにSPバス処理対象サンプル点がなければ、AND・OR回路103₁～103₁₂のどの出力も「0」になる。

【0128】

上述したように、プライオリティ・エンコーダ110には、AND・OR回路103₁～103₁₂の各出力の他、現サンプル点位置情報が与えられる。したがって、4番乃至12番サンプルにSPバス処理対象サンプル点があり、AND・OR回路103₄～103₁₂のうち1以上の出力が「1」になった場合には、そのうち現サンプル点にスキャン順で最も近いサンプル点のアドレスがジャンプアドレス値として上述の係数モデリング回路106に供給される。

【0129】

一方、プライオリティ・エンコーダ110には、エリアをジャンプするエリアジャンプフラグも与えられる。そして、4番乃至12番サンプルにSPバス処理対象サンプル点がなくAND・OR回路103₄～103₁₂の出力が全て「0」である場合、或いはAND・OR回路103₁、103₂の出力のみが「1」である場合には、そのエリアジャンプフラグがジャンプアドレス値として上述の係数モデリング回路106に供給される。これにより、エリア設定部102は、S/Nビットメモリ100において新たに水平方向5サンプル×垂直方向6サンプルのエリアAR₁₇（図19（B））を設定し、係数ビットメモリ101において新たに水平方向3サンプル×垂直方向4サンプルのエリアAR₁₈（図20（B））を設定する。

【0130】

以上説明したように、第2の手法によれば、探索エリア内にSPバス処理対象サンプル点がある場合、そのサンプル点にジャンプしてSPバス処理を行い、SPバス処理対象でないサンプル点における処理を省略することができるため、スキヤン順で処理した場合と比較して、処理サイクル数を少なく、或いは処理時間を短くすることができる。また、処理クロック周波数を低減することもでき、低消費電力なハードウェアが実現可能である。

【0131】

なお、本発明は上述した実施の形態のみに限定されるものではなく、本発明の要旨を逸脱しない範囲において種々の変更が可能であることは勿論である。

【0132】

例えば、上述の実施の形態では、ハードウェアの構成として説明したが、これに限定されるものではなく、任意の処理を、CPU（Central Processing Unit）にコンピュータプログラムを実行させることにより実現することも可能である。この場合、コンピュータプログラムは、記録媒体に記録して提供することも可能であり、また、インターネットその他の伝送媒体を介して伝送することにより提供することも可能である。

【0133】

【発明の効果】

以上詳細に説明したように本発明に係る画像符号化装置は、入力画像に対してウェーブレット変換を施すことによりサブバンドを生成するウェーブレット変換手段と、上記ウェーブレット変換手段によって生成されたサブバンドを分割し、所定の大きさの符号ブロックを生成する符号ブロック生成手段と、上記符号ブロック単位に最上位ビットから最下位ビットに至るビットプレーンを生成するビットプレーン生成手段と、上記ビットプレーン内の各サンプル点を複数の符号化パスの何れかで処理する符号化パス処理手段と、上記符号化パスによる処理結果に基づいて算術符号化を行う算術符号化手段とを備え、上記符号化パス処理手段は、現サンプル点位置を含む所定のサンプル数の領域及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報を記憶手段から読み出し、この有意／非有意情報を予め設定された複数のマッチングパターンとの比較を並列して行うことにより、次の処理対象となるサンプル点を検出する。

【0 1 3 4】

また、本発明に係る画像符号化装置は、入力画像に対してウェーブレット変換を施すことによりサブバンドを生成するウェーブレット変換手段と、上記ウェーブレット変換手段によって生成されたサブバンドを分割し、所定の大きさの符号ブロックを生成する符号ブロック生成手段と、上記符号ブロック単位に最上位ビットから最下位ビットに至るビットプレーンを生成するビットプレーン生成手段と、上記ビットプレーン内の各サンプル点を複数の符号化パスの何れかで処理する符号化パス処理手段と、上記符号化パスによる処理結果に基づいて算術符号化を行う算術符号化手段とを備え、上記符号化パス処理手段は、上記ビットプレーン内の各サンプル点及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報を記憶手段から読み出し、この有意／非有意情報を予め設定された複数のマッチングパターンとの比較を並列して行い、上記複数のマッチングパターンの何れかと一致したサンプル点のうち、現サンプル点位置からスキャン順で最も近いサンプル点を、次の処理対象となるサンプル点として検出する。

[0 1 3 5]

このような画像符号化装置によれば、例えばJPEG-2000方式におけるSignificant Propagation Pass (SPパス) でビットプレーン内の各サンプル点

を処理する際に、現サンプル点位置を含む所定のサンプル数の領域及びその周囲のサンプル点における有意 (significant) 又は非有意 (non-significant) を示す有意／非有意情報を記憶手段から読み出し、この有意／非有意情報と予め設定された複数のマッチングパターンとの比較を並列して行い、又は各サンプル点及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報を記憶手段から読み出し、この有意／非有意情報と予め設定された複数のマッチングパターンとの比較を並列して行う。そして、比較の結果、探索している領域内に S P パス処理対象サンプル点がある場合、そのサンプル点にジャンプして S P パス処理を行い、S P パス処理対象でないサンプル点における処理を省略する。これにより、従来のスキャン順で処理した場合と比較して、処理サイクル数を少なく、或いは処理時間を短くすることができる。

【0136】

また、本発明に係る画像符号化方法は、入力画像に対してウェーブレット変換を施すことによりサブバンドを生成するウェーブレット変換工程と、上記ウェーブレット変換工程にて生成されたサブバンドを分割し、所定の大きさの符号ブロックを生成する符号ブロック生成工程と、上記符号ブロック単位に最上位ビットから最下位ビットに至るビットプレーンを生成するビットプレーン生成工程と、上記ビットプレーン内の各サンプル点を複数の符号化パスの何れかで処理する符号化パス処理工程と、上記符号化パスによる処理結果に基づいて算術符号化を行う算術符号化工程とを有し、上記符号化パス処理工程では、現サンプル点位置を含む所定のサンプル数の領域及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報が記憶手段から読み出され、この有意／非有意情報と予め設定された複数のマッチングパターンとの比較が並列して行われることにより、次の処理対象となるサンプル点が検出される。

【0137】

また、本発明に係る画像符号化方法は、入力画像に対してウェーブレット変換を施すことによりサブバンドを生成するウェーブレット変換工程と、上記ウェーブレット変換工程にて生成されたサブバンドを分割し、所定の大きさの符号ブロックを生成する符号ブロック生成工程と、上記符号ブロック単位に最上位ビット

から最下位ビットに至るビットプレーンを生成するビットプレーン生成工程と、上記ビットプレーン内の各サンプル点を複数の符号化パスの何れかで処理する符号化パス処理工程と、上記符号化パスによる処理結果に基づいて算術符号化を行う算術符号化工程とを有し、上記符号化パス処理工程では、上記ビットプレーン内の各サンプル点及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報が記憶手段から読み出され、この有意／非有意情報と予め設定された複数のマッチングパターンとの比較が並列して行われ、上記複数のマッチングパターンの何れかと一致したサンプル点のうち、現サンプル点位置からスキャン順で最も近いサンプル点が、次の処理対象となるサンプル点として検出される。

【0138】

このような画像符号化方法によれば、例えばJPEG-2000方式における Significant Propagation Pass (SPパス) でビットプレーン内の各サンプル点を処理する際に、現サンプル点位置を含む所定のサンプル数の領域及びその周囲のサンプル点における有意 (significant) 又は非有意 (non-significant) を示す有意／非有意情報が記憶手段から読み出され、この有意／非有意情報と予め設定された複数のマッチングパターンとの比較が並列して行われ、又は各サンプル点及びその周囲のサンプル点における有意又は非有意を示す有意／非有意情報が記憶手段から読み出され、この有意／非有意情報と予め設定された複数のマッチングパターンとの比較が並列して行われる。そして、比較の結果、探索している領域内に SPパス処理対象サンプル点がある場合、そのサンプル点にジャンプして SPパス処理が行われ、SPパス処理対象でないサンプル点における処理が省略される。これにより、従来のスキャン順で処理した場合と比較して、処理サイクル数を少なく、或いは処理時間を短くすることができる。

【0139】

また、本発明に係るプログラムは、上述した画像符号化処理をコンピュータに実行させるものであり、本発明に係る記録媒体は、そのようなプログラムが記録されたコンピュータ読み取り可能なものである。

【0140】

このようなプログラム及び記録媒体によれば、上述した画像符号化処理をソフ

トウェアにより実現することができる。

【図面の簡単な説明】

【図1】

本実施の形態における画像符号化装置の概略構成を説明する図である。

【図2】

第3レベルまでウェーブレット変換・分割した場合のサブバンドを説明する図である。

【図3】

符号ブロックとサブバンドとの関係を説明する図である。

【図4】

同画像符号化装置で生成されるパケットを説明する図である。

【図5】

同画像符号化装置のビットプレーン符号化パス生成部において、1番サンプルから3番サンプルへと移る場合のS/Nマッチングパターンを示す図である。

【図6】

同ビットプレーン符号化パス生成部において、1番サンプルから8番サンプルへと移る場合のS/Nマッチングパターンを示す図である。

【図7】

同ビットプレーン符号化パス生成部におけるアドレスジャンプを説明する図であり、同図(A)は、エリアAR₁にSPバス処理対象サンプル点があった場合の例を示し、同図(B)は、エリアAR₁にSPバス処理対象サンプル点がなかった場合の例を示す。

【図8】

ジャンプアドレス値を出力するためのテーブルを示す図である。

【図9】

第1の手法におけるビットプレーン符号化パス生成部のSPバス処理に関する部分の概略構成を説明する図である。

【図10】

同ビットプレーン符号化パス生成部におけるS/Nビットメモリを説明する図

であり、同図（A）は、2番サンプルから11番サンプルへと移る場合のエリア設定を示し、同図（B）は、エリアジャンプする際のエリア設定を示す。

【図11】

同ビットプレーン符号化パス生成部における係数ビットメモリを説明する図であり、同図（A）は、2番サンプルから11番サンプルへと移る場合のエリア設定を示し、同図（B）は、エリアジャンプする際のエリア設定を示す。

【図12】

第1の手法を行う場合におけるビットプレーン符号化パス生成部の処理のタイミングチャートを示す図である。

【図13】

11番サンプル用のAND・OR回路におけるパターンマッチングを説明する図である。

【図14】

エリアジャンプ後における11番サンプル用のAND・OR回路でのパターンマッチングを説明する図である。

【図15】

第2の手法におけるS/Nマッチングパターンを示す図である。

【図16】

同ビットプレーン符号化パス生成部におけるアドレスジャンプを説明する図であり、同図（A）は、エリアAR₁₀にSPパス処理対象サンプル点があった場合の例を示し、同図（B）は、エリアAR₁₀にSPパス処理対象サンプル点がなかった場合の例を示す。

【図17】

S/Nマッチングパターンとの一致点位置、不一致点位置とプライオリティ・エンコーダの出力との関係を示す図であり、同図（A）は、現サンプル点位置が1番サンプルの場合を示し、同図（B）は、現サンプル点位置が5番サンプルである場合を示す。

【図18】

第2の手法を行う場合におけるビットプレーン符号化パス生成部のSPパス処

理に関する部分の概略構成を説明する図である。

【図19】

同ビットプレーン符号化パス生成部におけるS/Nビットメモリを説明する図であり、同図（A）は、2番サンプルから11番サンプルへと移る場合のエリア設定を示し、同図（B）は、エリアジャンプする際のエリア設定を示す。

【図20】

同ビットプレーン符号化パス生成部における係数ビットメモリを説明する図であり、同図（A）は、2番サンプルから11番サンプルへと移る場合のエリア設定を示し、同図（B）は、エリアジャンプする際のエリア設定を示す。

【図21】

第1の手法を行う場合におけるビットプレーン符号化パス生成部の処理のタイミングチャートを示す図である。

【図22】

第1、第4、第7、第11サンプル用のAND・OR回路におけるパターンマッチングを説明する図である。

【図23】

ビットプレーンを説明する図であり、同図（A）は、計16個の係数から成る量子化係数を示し、同図（B）は、係数の絶対値のビットプレーンを示し、同図（C）は、符号のビットプレーンを示す。

【図24】

符号ブロック内の符号化パスの処理手順を説明する図である。

【図25】

符号ブロック内の係数のスキャン順序を説明する図である。

【図26】

従来のSPパス処理を説明する図であり、同図（A）は、SPパス処理前における有意なサンプル点を示し、同図（B）は、SPパス処理により有意なサンプル点が新たに発生した様子を示す。

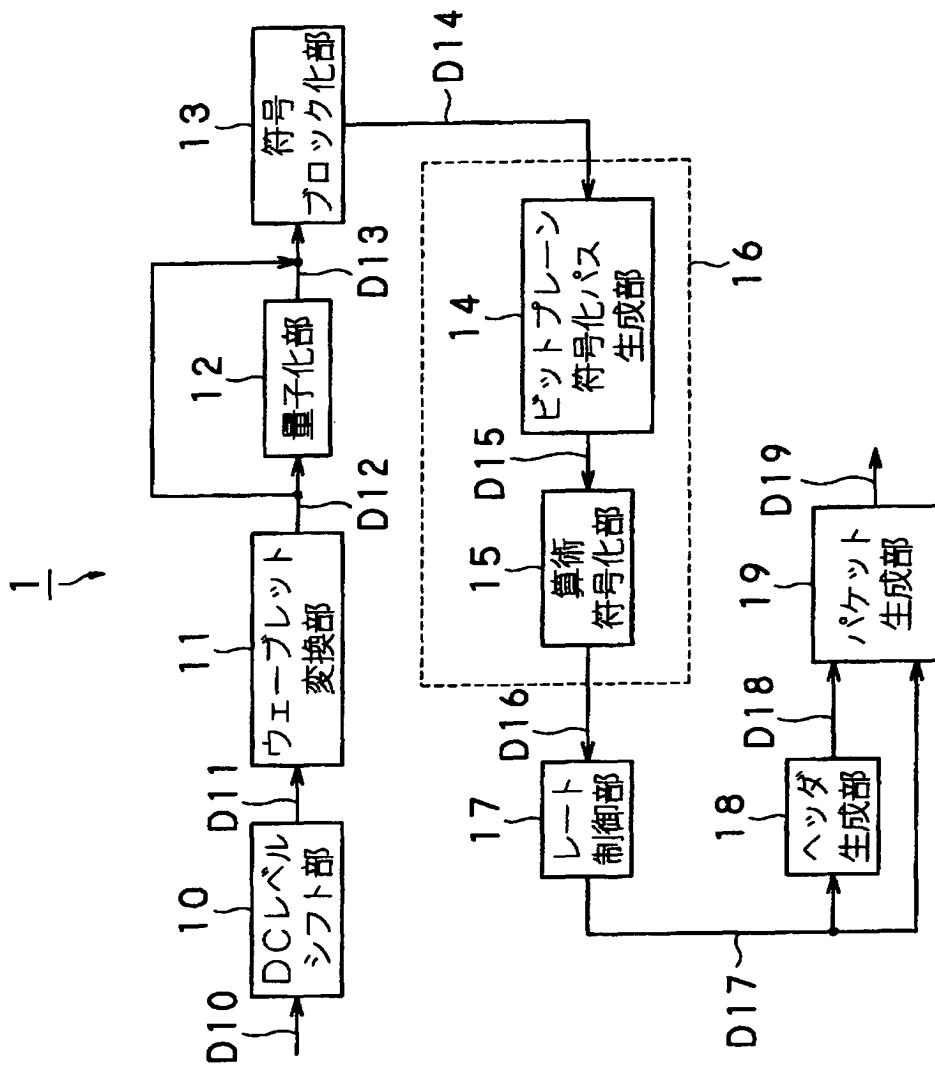
【符号の説明】

1 画像符号化装置、2 画像復号装置、10 DCレベルシフト部、11

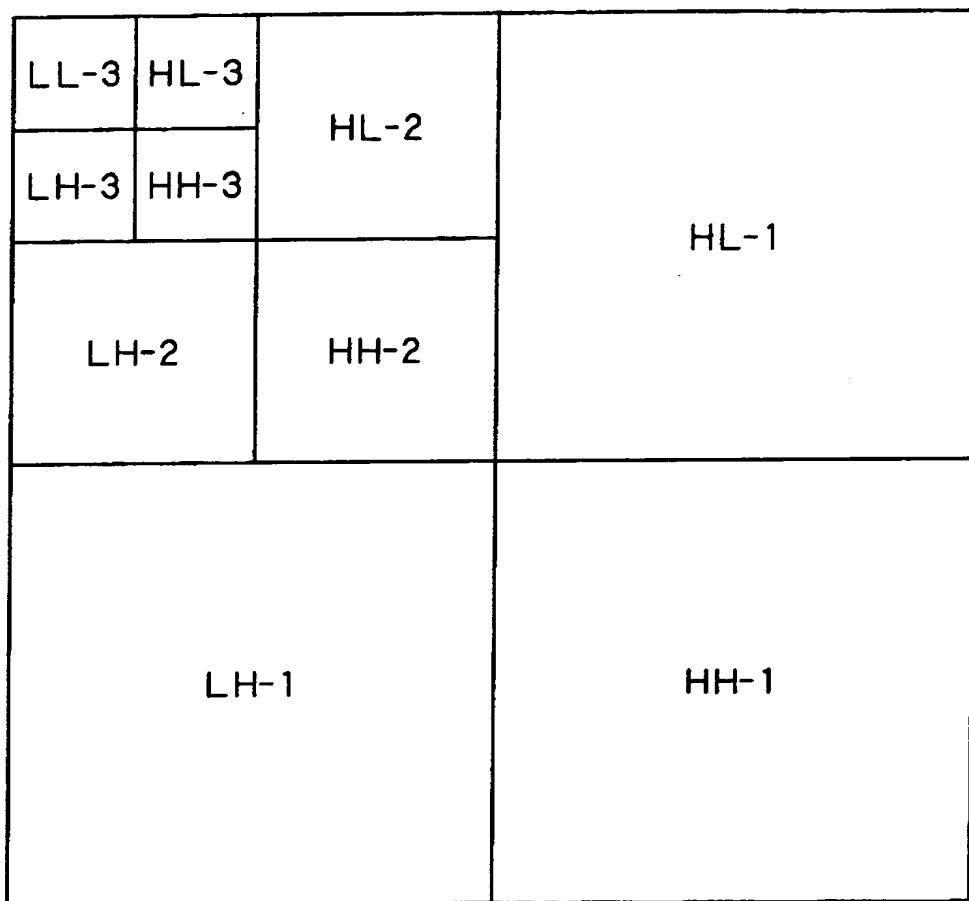
ウェーブレット変換部、12 量子化部、13 符号ブロック化部、14 ビットプレーン符号化パス生成部、15 算術符号化部、16 EBCOT部、17 レート制御部、18 ヘッダ生成部、19 パケット生成部、100 S/N ビットメモリ、101 係数ビットメモリ、102 エリア設定部、103₁～103₁₂ AND・OR回路、104 ジャンプアドレス値テーブル、105 決定用AND・OR回路、106 係数モデリング回路、107, 108 D FF、110 プライオリティ・エンコーダ

【書類名】 図面

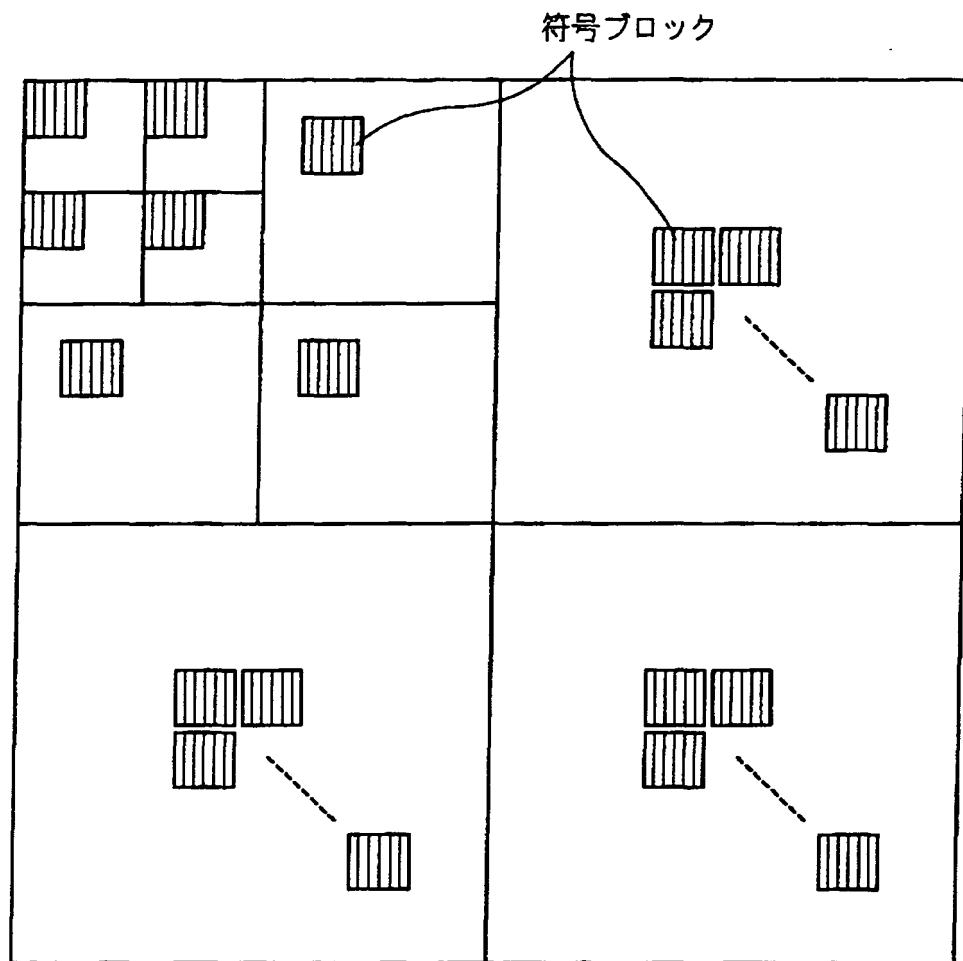
【図1】



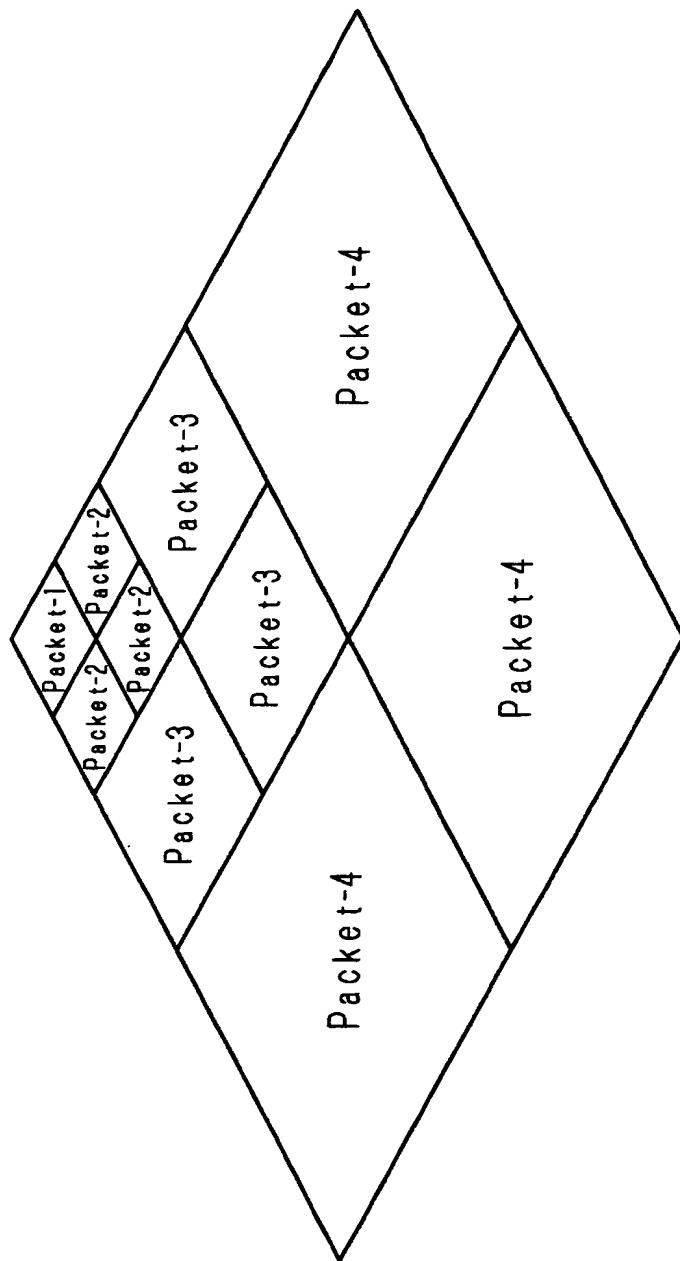
【図2】



【図3】



【図4】



【図5】

Diagram of a 4x4 grid with numbered and lettered cells. The grid is divided into four 2x2 sub-blocks by thick lines. The cells are labeled as follows:

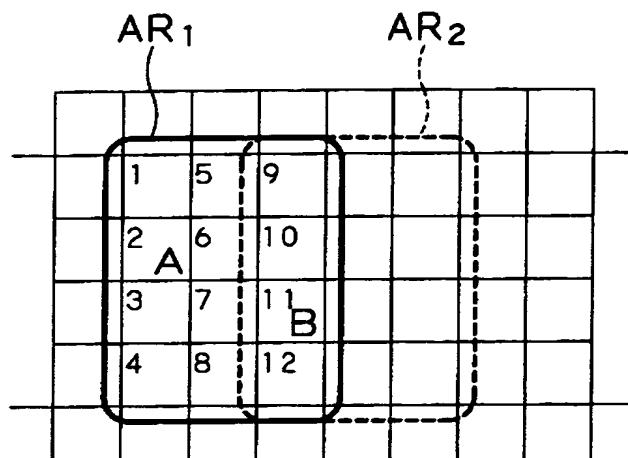
N	¹ N	N	
N	² N	N	
N	³ N	N	
S	⁴ S	S	S

【図6】

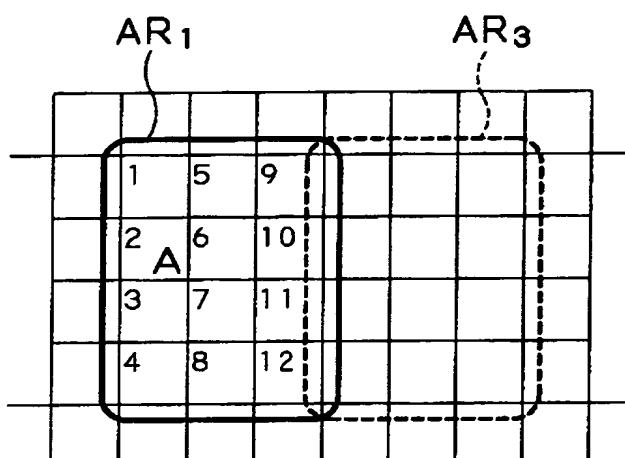
Diagram of a 5x5 grid with numbered and lettered cells. The grid is divided into five 2x2 sub-blocks by thick lines. The cells are labeled as follows:

	N	N	N	N
N	¹ N	⁵ N	N	N
N	² N	⁶ N	N	N
N	³ N	⁷ N	N	N
N	⁴ N	⁸ N	N	N
N	N	N	N	S

【図7】



(A)

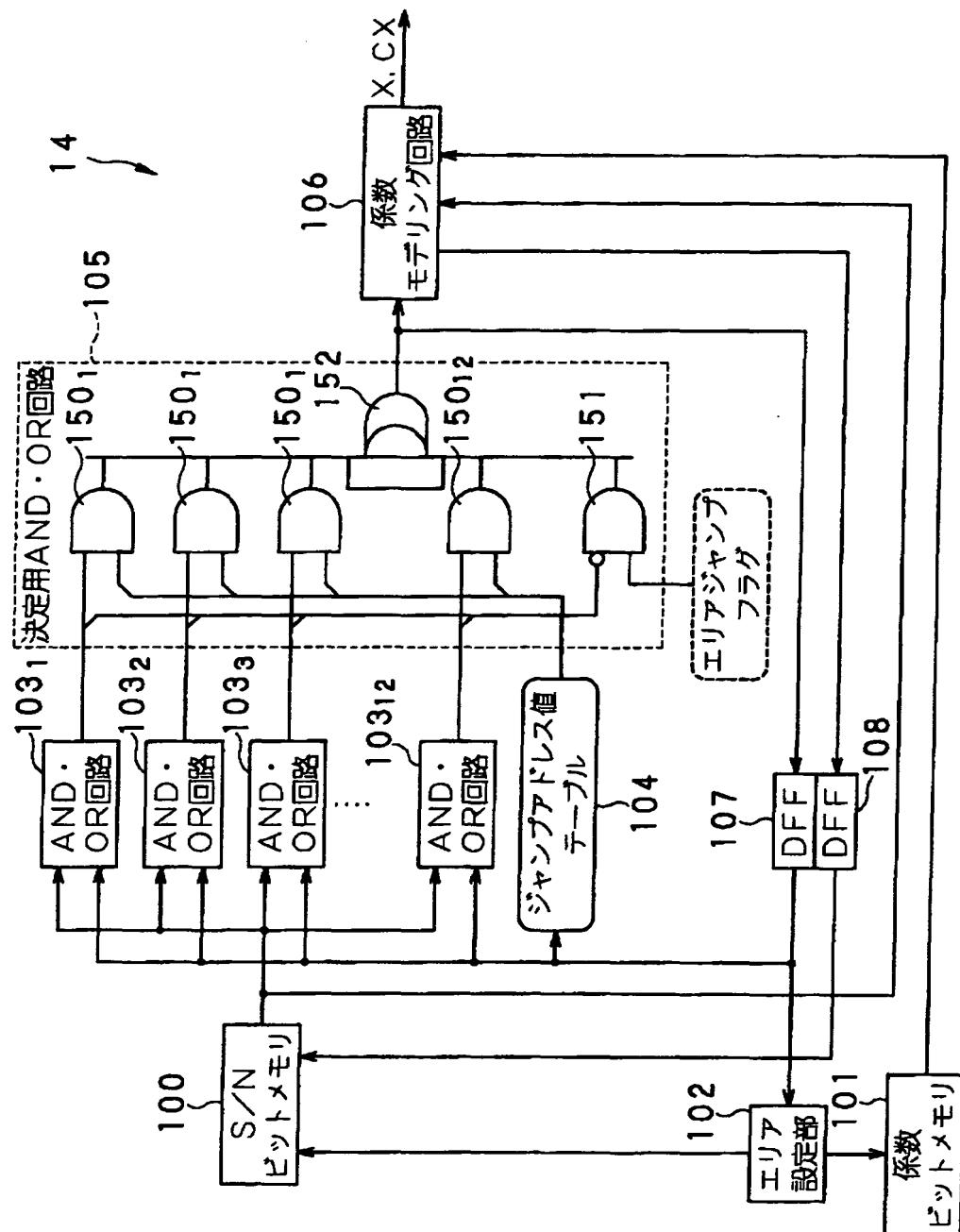


(B)

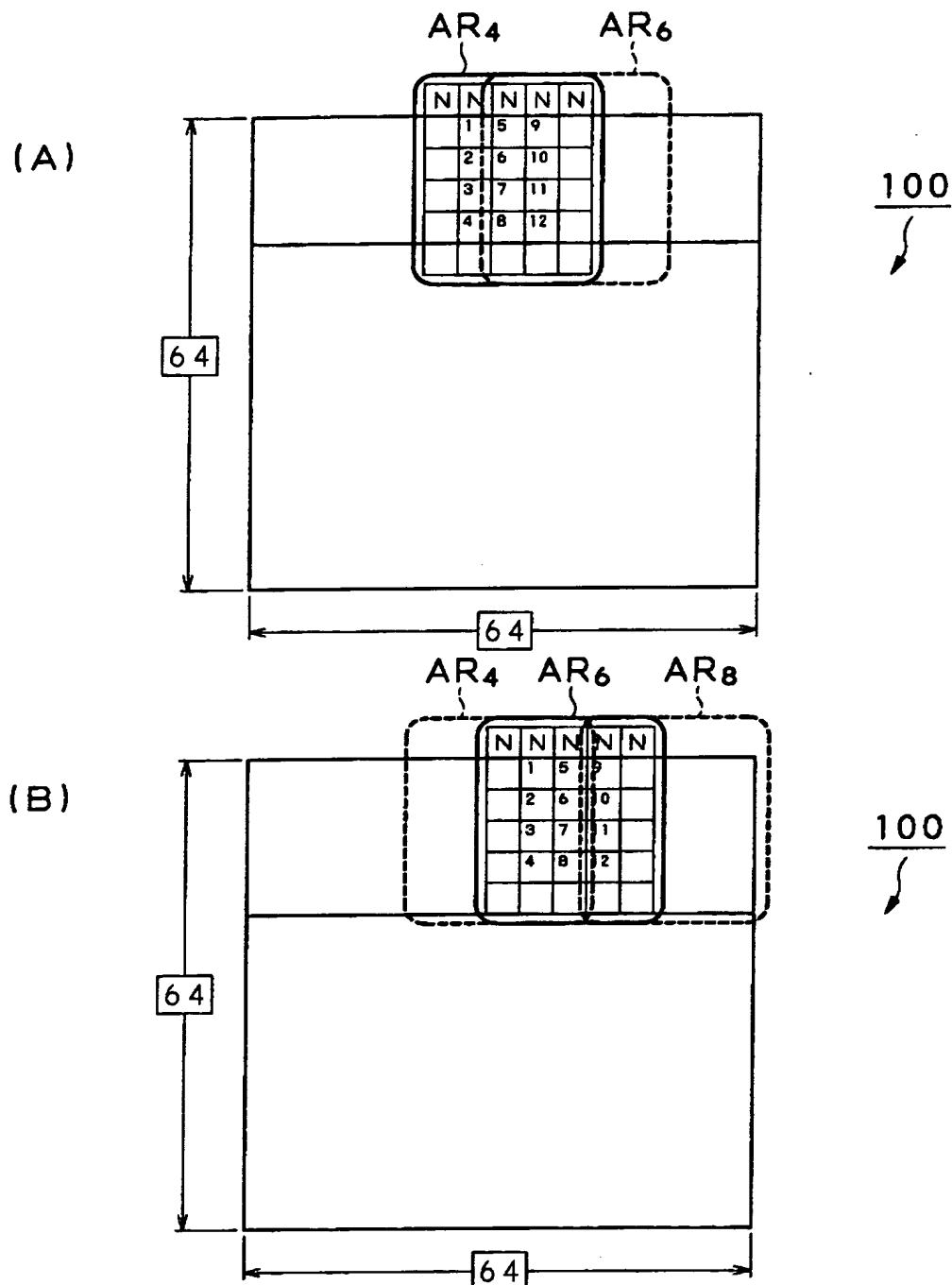
【図8】

		次サンプル点位置											
		1	2	3	4	5	6	7	8	9	10	11	12
現サンプル点位置	1		1	2	3	4	5	6	7	8	9	10	11
	2			1	2	3	4	5	6	7	8	9	10
	3				1	2	3	4	5	6	7	8	9
	4					1	2	3	4	5	6	7	8
	5						1	2	3	4	5	6	7
	6							1	2	3	4	5	6
	7								1	2	3	4	5
	8									1	2	3	4
	9										1	2	3
	10											1	2
	11												1
	12												

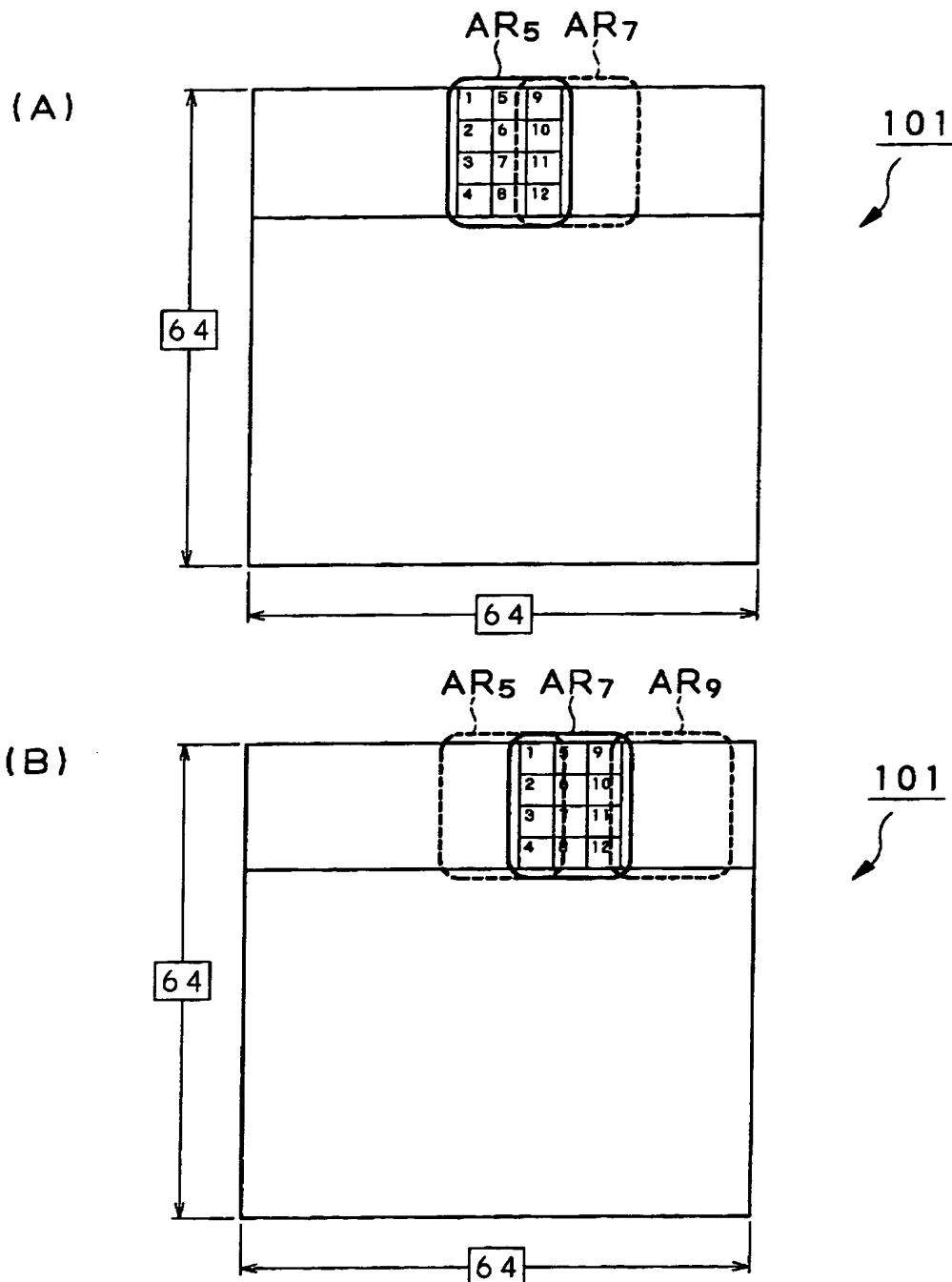
【図9】



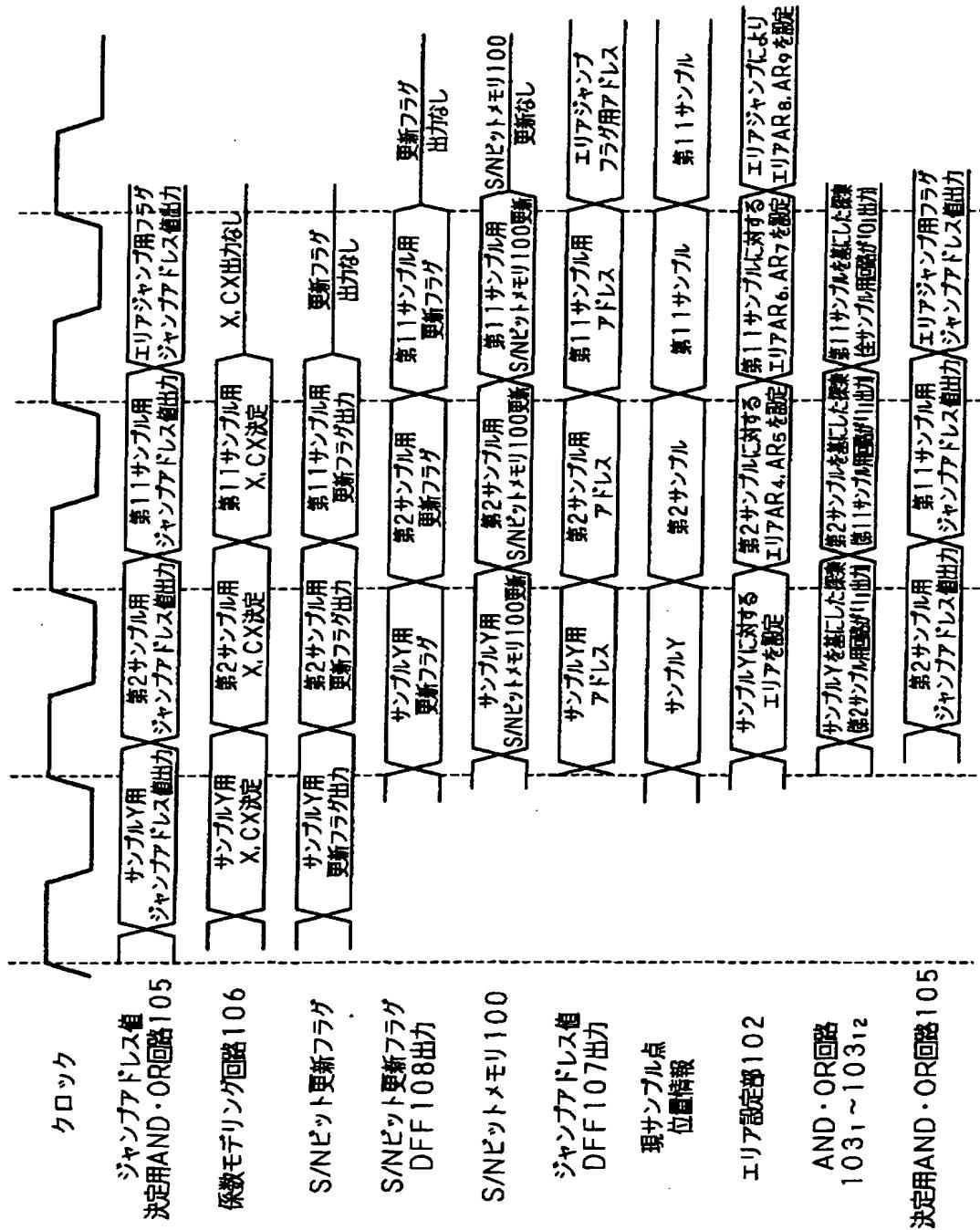
【図10】



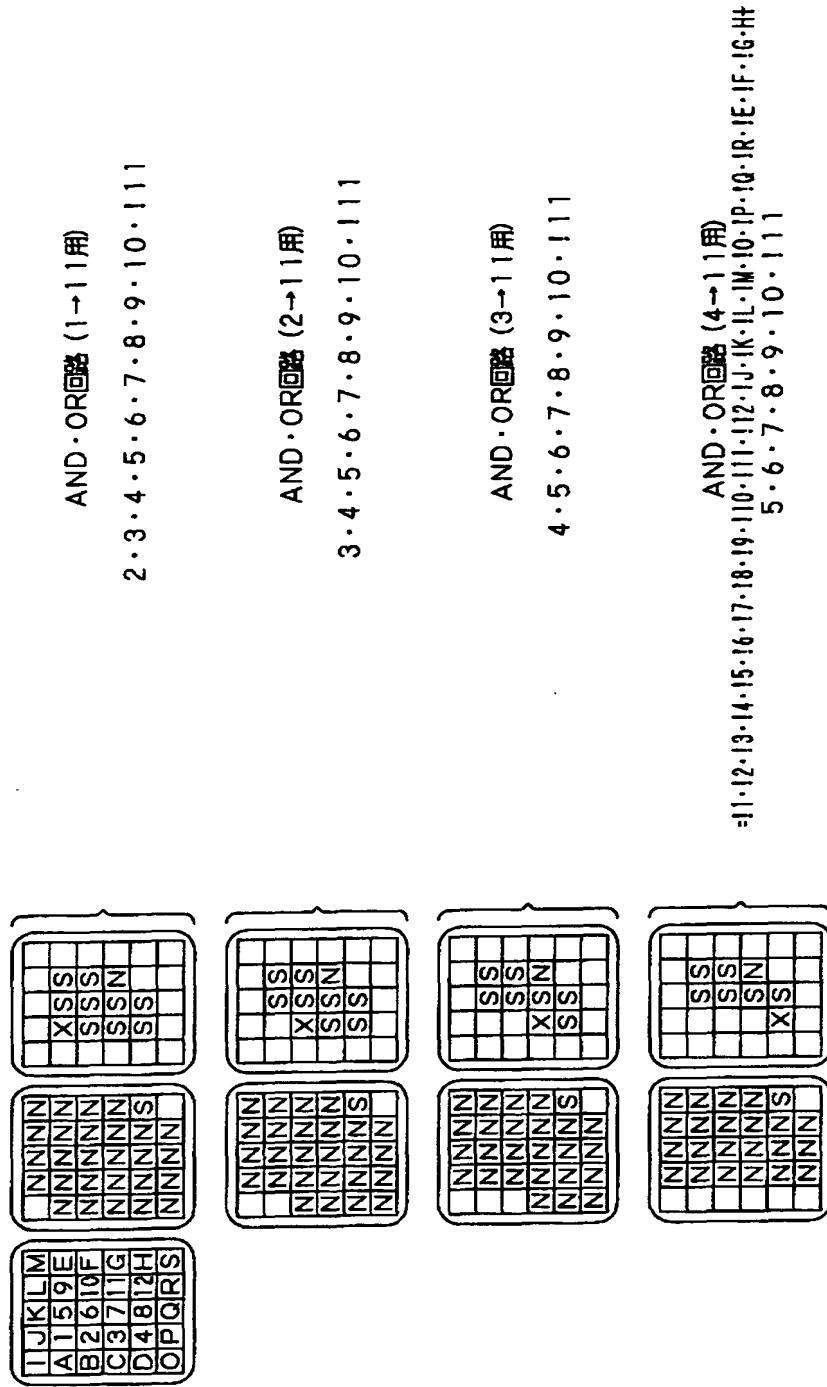
【図11】



【図12】



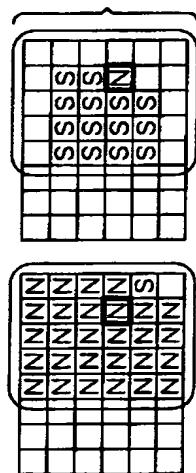
【図13】



【図14】

AND・OR回路 (エリアジャンプ→11用)

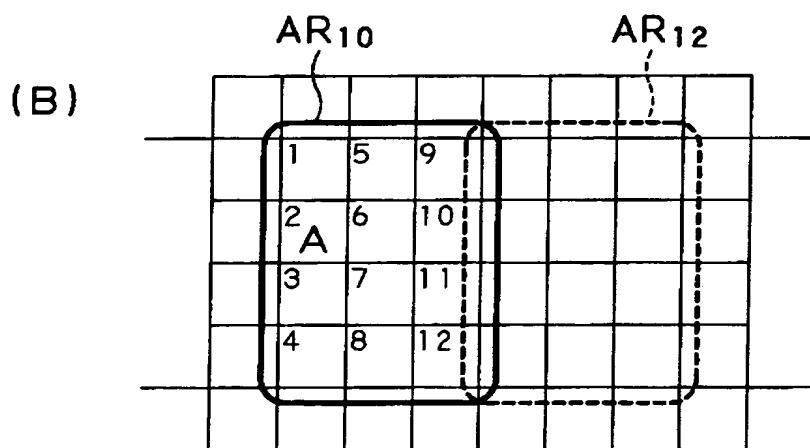
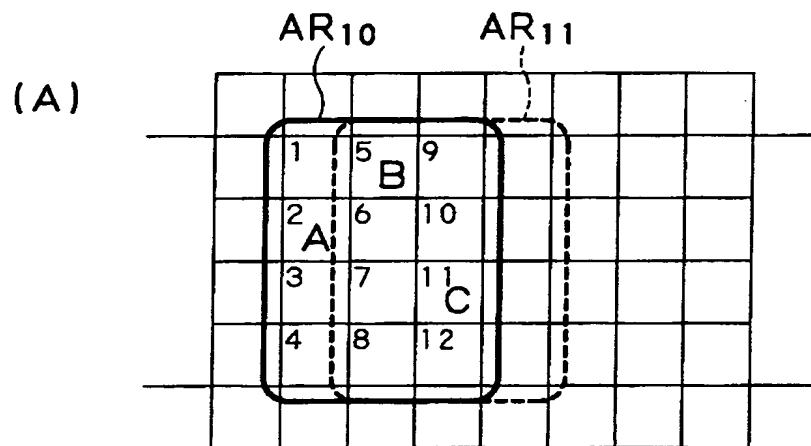
A・B・C・D・1・2・3・4・5・6・7・8・9・10・11



【図15】

s	s	s
s	N	s
s	s	s

【図16】



【図17】

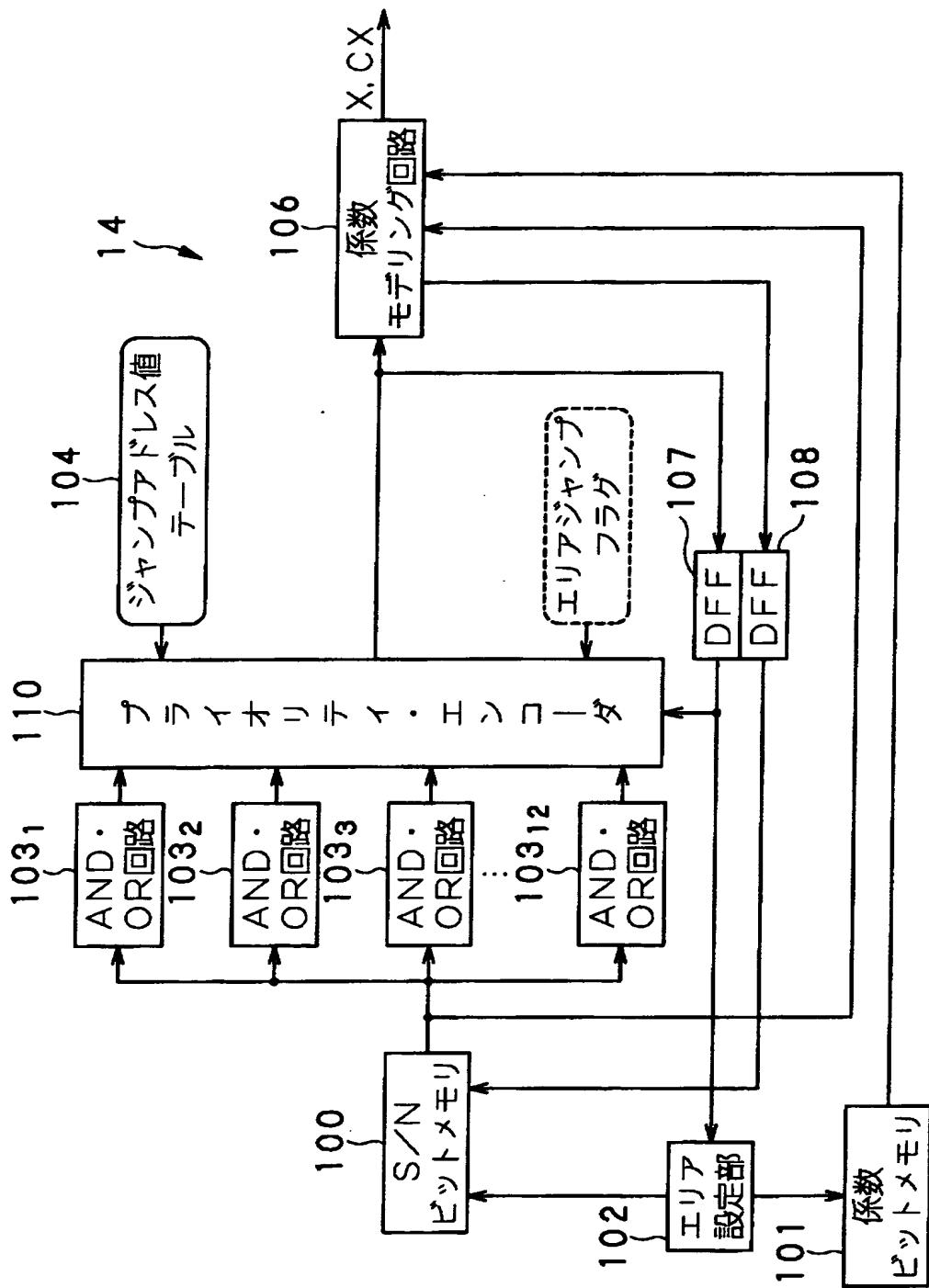
(A)

次サンプル一致(○)・不一致(×)点位置												PEout
2	3	4	5	6	7	8	9	10	11	12		PEout
○												2
	○											3
		○										4
			○									5
				○								6
					○							7
						○						8
							○					9
								○				10
									○			11
										○		12
											Next area	

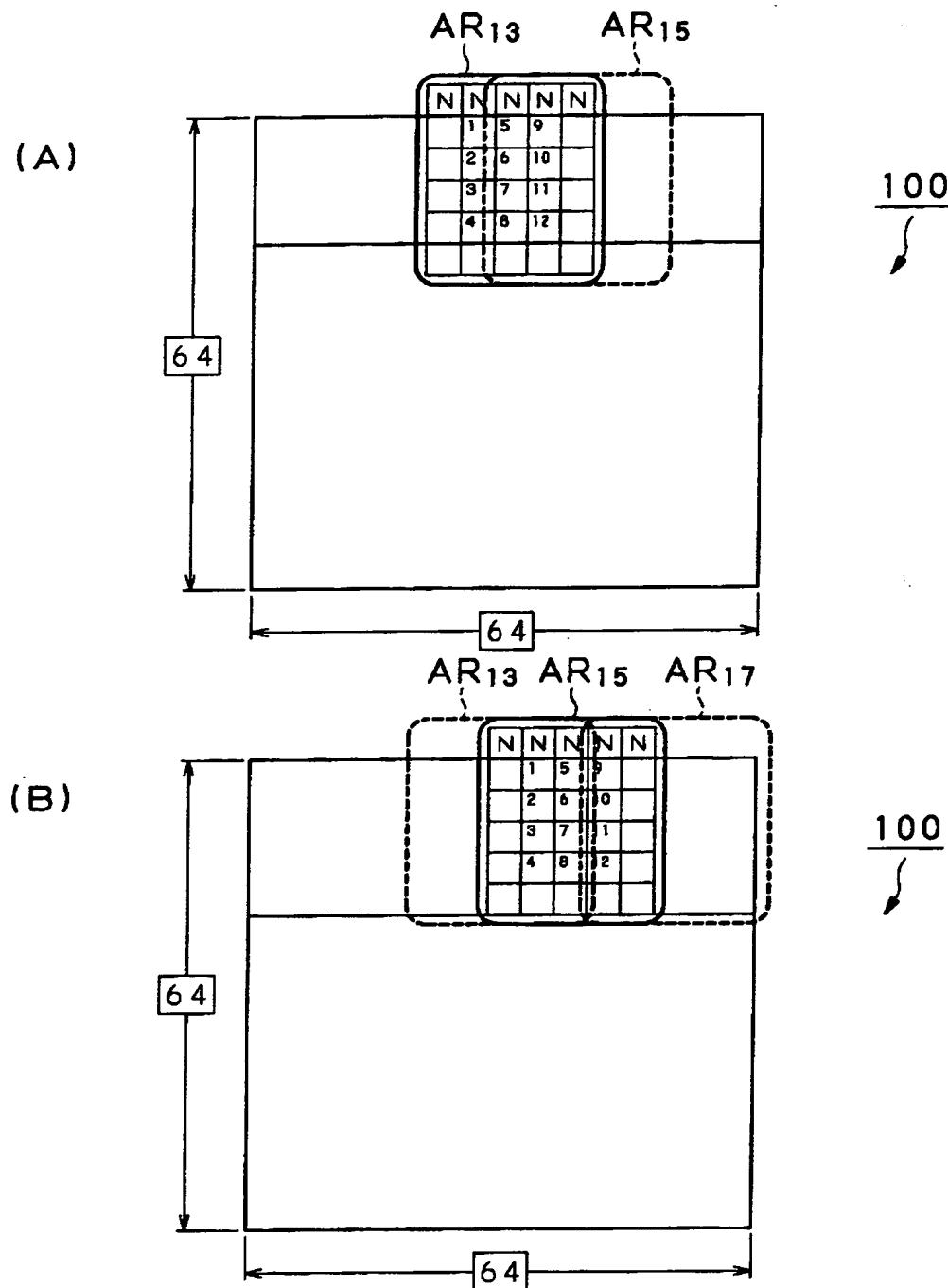
(B)

次サンプル一致(○)・不一致(×)点位置												PEout
1	2	3	4	6	7	8	9	10	11	12		PEout
				○								6
					○							7
						○						8
							○					9
								○				10
									○			11
										○		12
											Next area	

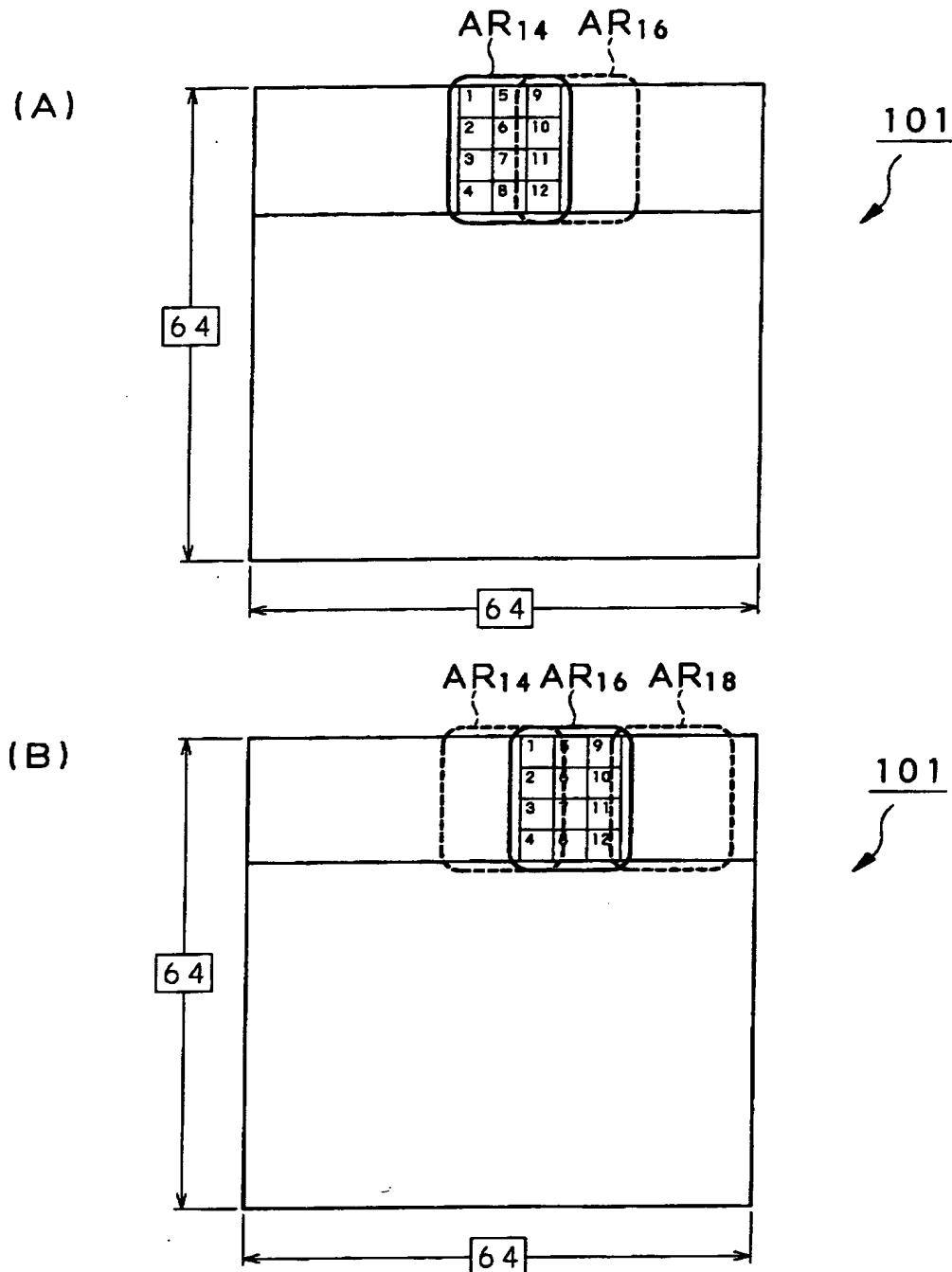
【図18】



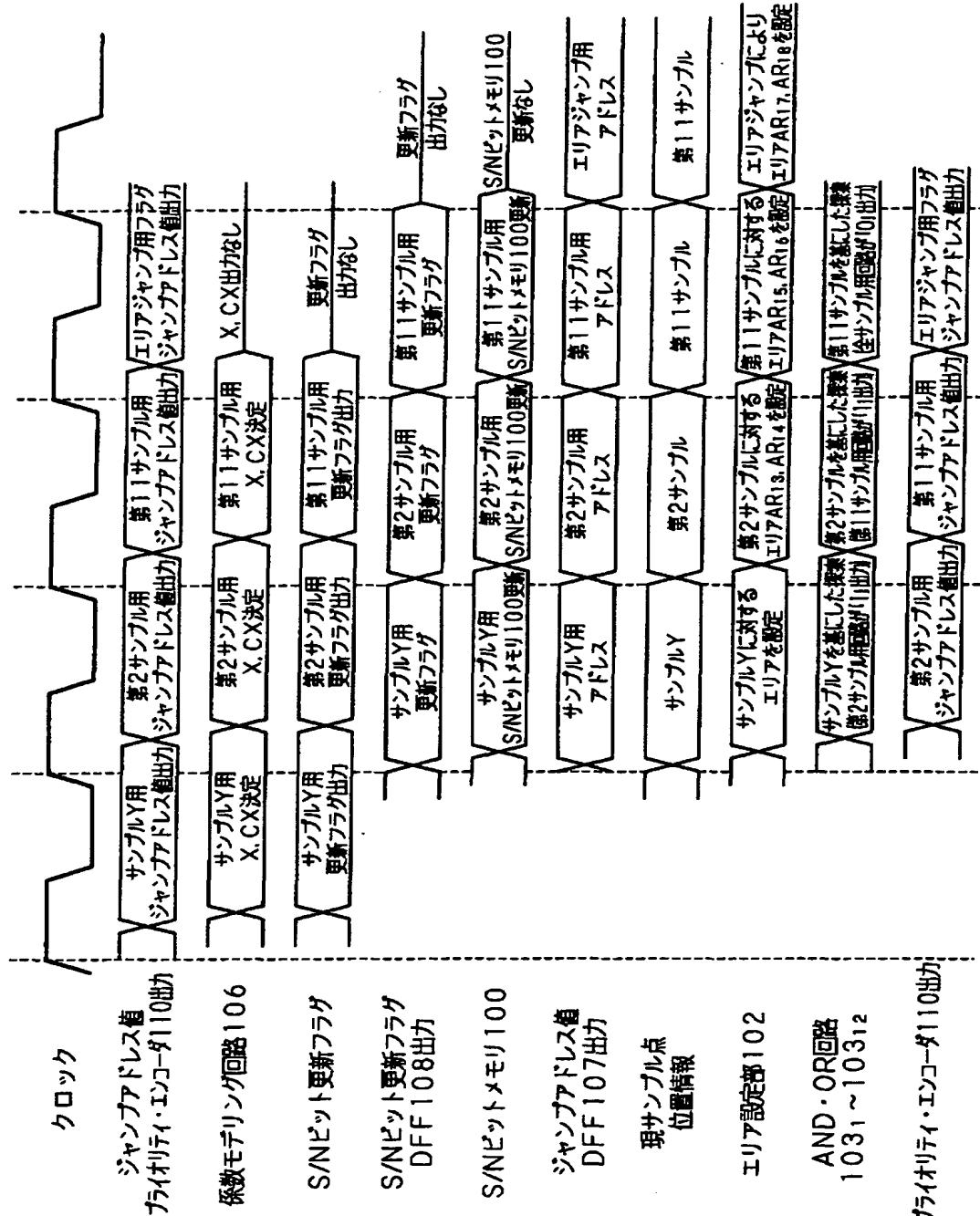
【図19】



【図20】



【図21】



【図22】

探索(1用)

I	J	K	L	M
A	1	5	9	E
B	2	6	10	F
C	3	7	11	G
D	4	8	12	H
O	P	Q	R	S

s	s	s
s	N	s
s	s	s

$$\text{AND・OR回路 } 103_1 \\ = I \cdot (A+B+2+5+6+1+J+K)$$

探索(4用)

s	s	s
s	N	s
s	s	s

$$\text{AND・OR回路 } 103_4 \\ = !4 \cdot (C+D+3+7+8+O+P+Q)$$

探索(7用)

s	s	s
s	N	s
s	s	s

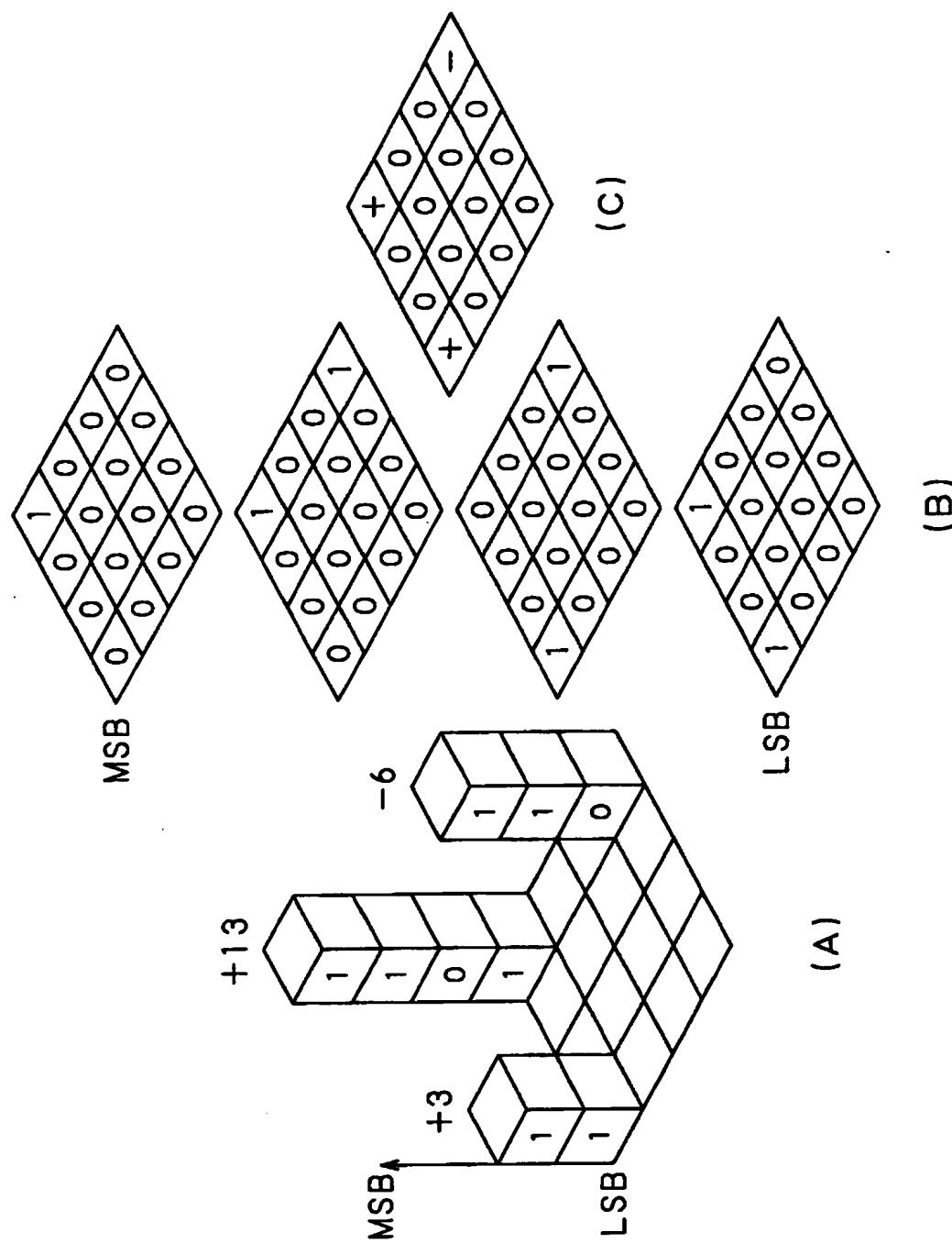
$$\text{AND・OR回路 } 103_7 \\ = !7 \cdot (2+3+4+6+8+10+11+12)$$

探索(12用)

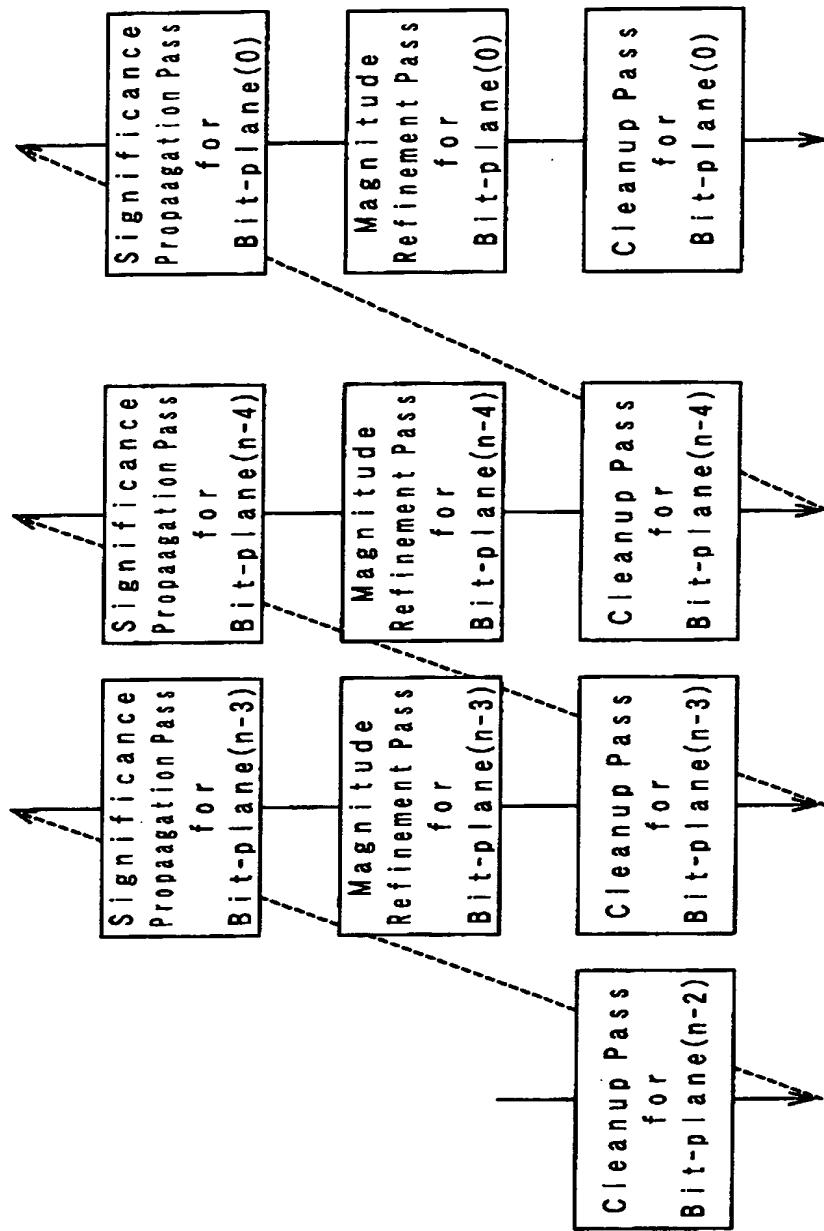
s	s	s
s	N	s
s	s	s

$$\text{AND・OR回路 } 103_{12} \\ = !12 \cdot (7+8+11+G+H+Q+R+S)$$

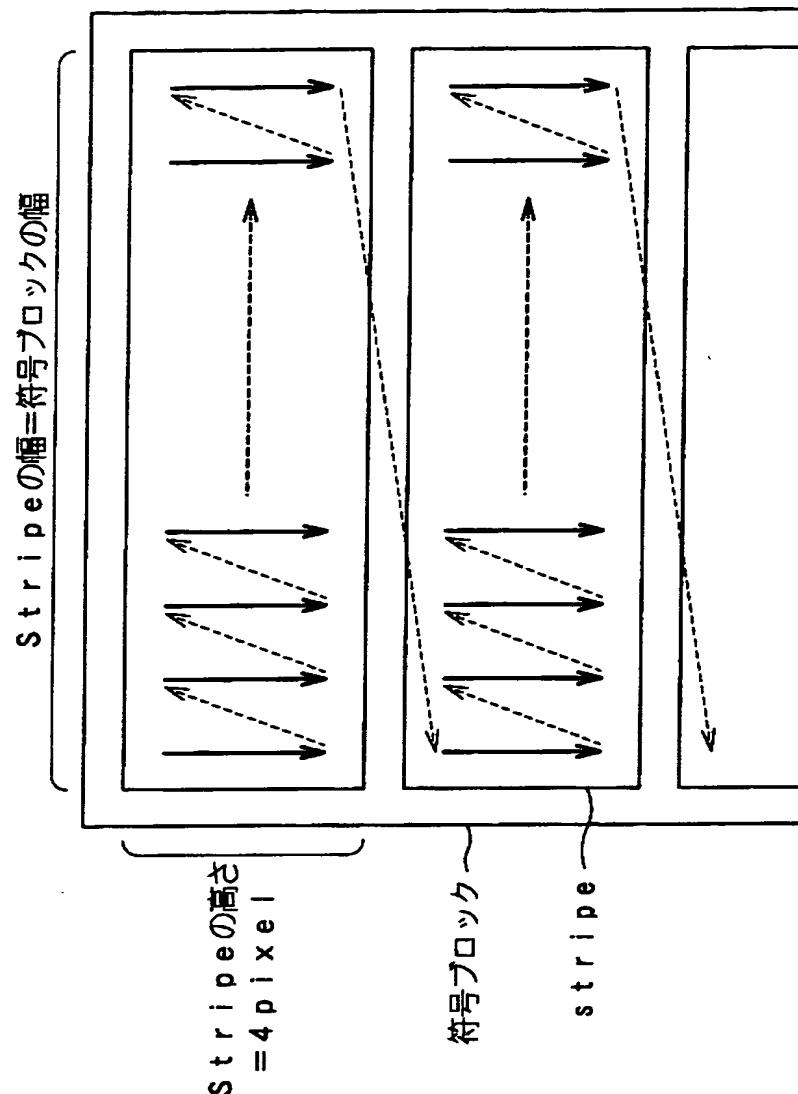
【図23】



【図24】



【図25】



【図26】

1 0	5 0	9 0	13 0
2 0	6 0	10 0	14 0
3 0	7 1	11 0	15 0
4 0	8 0	12 0	16 0

(A)

1 0	5 0	9 0	13 0
2 0	6 0	10 0	14 0
3 0	7 1	11 0	15 0
4 0	8 0	12 0	16 0

(B)

【書類名】 要約書

【要約】

【課題】 JPEG-2000におけるSignificant Propagation Pass (SPパス) での処理時間を短くすることで3つの符号化パスでの符号ブロックの符号化を高速化する。

【解決手段】 ビットプレーン符号化パス生成部は、ビットプレーンに分割された符号ブロック毎の量子化係数をSPパスで処理する際に、予め定めたエリア及びその周囲における有意 (significant:S) か否か (non-significant:N) のデータをメモリから読み出し、これをS/Nマッチングパターンと比較する。このS/Nマッチングパターンは、任意のサンプル点から次のSPパス処理対象サンプル点にジャンプ可能な場合におけるパターンが設定されたものであり、現在のS/Nマッチングパターンと一致するパターンから得られたジャンプアドレス値により、次のSPパス処理対象サンプル点にジャンプする。

【選択図】 図6